

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

Basic Patent (No,Kind,Date): US 20020134981 AA 20020926 <No. of Patents: 002>

Semiconductor device and manufacturing method of the same (English)

Patent Assignee: NAKAMURA OSAMU (JP); KAJIWARA MASAYUKI (JP); YAMAZAKI  
SHUNPEI (JP); OHNUMA HIDETO (JP)

Author (Inventor): NAKAMURA OSAMU (JP); KAJIWARA MASAYUKI (JP); YAMAZAKI  
SHUNPEI (JP); OHNUMA HIDETO (JP)

National Class: \*257062000; 257056000; 257058000

IPC: \*H01L-029/04; H01L-031/036

Language of Document: English

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 2002313811	A2	20021025	JP 200220801	A	20020129
US 20020134981	AA	20020926	US 56055	A	20020128 (BASIC)

Priority Data (No,Kind,Date):

JP 200220801 A 20020129

JP 200119367 A 20010129

DIALOG(R)File 347:JAPI0

(c) 2003 JPO & JAPI0. All rts. reserv.

07445300    \*\*Image available\*\*

SEMICONDUCTOR DEVICE AND ITS MANUFACTURING METHOD

PUB. NO.:        2002-313811 [JP 2002313811 A]

PUBLISHED:      October 25, 2002 (20021025)

INVENTOR(s):    NAKAMURA OSAMU

                 KAJIWARA MASAYUKI

                 YAMAZAKI SHUNPEI

                 ONUMA HIDETO

APPLICANT(s):   SEMICONDUCTOR ENERGY LAB CO LTD

APPL. NO.:       2002-020801 [JP 20022020801]

FILED:           January 29, 2002 (20020129)

PRIORITY:        2001-019367 [JP 200119367], JP (Japan), January 29, 2001  
(20010129)

INTL CLASS:      H01L-021/336; G02F-001/1368; H01L-021/20; H01L-021/322;  
                 H01L-029/786

ACABSTRT

PROBLEM TO BE SOLVED: To provide a technique for effectively removing metallic element remaining in a semiconductor film which is obtained by using the metallic element having catalytic action for crystallization of an amorphous semiconductor film.

SOLUTION: To remove catalyst element used for crystallization of a semiconductor film having an amorphous structure, a region whereto rare gas element is added, or a semiconductor film whereto rare gas element is added is formed, heat treatment is carried out, and catalyst element is moved there and gettering is accomplished. A thin oxide film is formed in an interface between a semiconductor film whereto rare gas element is added and a semiconductor film having a crystal structure

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-313811

(P 2 0 0 2 - 3 1 3 8 1 1 A)

(43) 公開日 平成14年10月25日 (2002.10.25)

(51) Int. Cl. <sup>7</sup>	識別記号	F I	テーマコード (参考)
H01L 21/336		G02F 1/1368	2H092
G02F 1/1368		H01L 21/20	5F052
H01L 21/20		21/322	G 5F110
21/322		29/78	627 Z
29/786			618 G

審査請求 未請求 請求項の数17 O L (全24頁) 最終頁に続く

(21) 出願番号 特願2002-20801 (P 2002-20801)

(22) 出願日 平成14年 1 月29日 (2002. 1. 29)

(31) 優先権主張番号 特願2001-19367 (P 2001-19367)

(32) 優先日 平成13年 1 月29日 (2001. 1. 29)

(33) 優先権主張国 日本 (J P)

(71) 出願人 000153878  
株式会社半導体エネルギー研究所  
神奈川県厚木市長谷398番地

(72) 発明者 中村 理  
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(72) 発明者 梶原 誠之  
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(72) 発明者 山崎 舜平  
神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

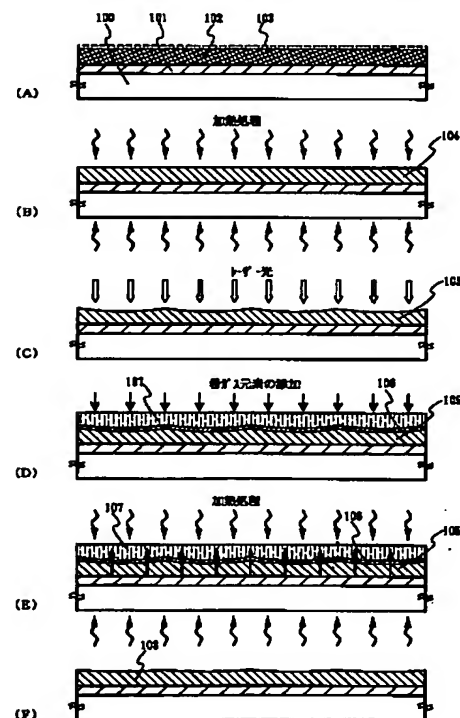
最終頁に続く

(54) 【発明の名称】 半導体装置及びその作製方法

## (57) 【要約】

【課題】 非晶質半導体膜の結晶化に対して触媒作用のある金属元素を用いて得られる半導体膜に残存する当該金属元素を効果的に除去する技術を提供することを目的とする。

【解決手段】 非晶質構造を有する半導体膜の結晶化に用いた触媒元素を除去するために、希ガス元素を添加した領域又は希ガス元素が添加された半導体膜を形成し、加熱処理を施してそこに触媒元素を移動させ、ゲッタリングを完遂させるものである。希ガス元素を添加した半導体膜と結晶構造を有する半導体膜との界面には薄い酸化膜を形成する。



## 【特許請求の範囲】

【請求項1】絶縁表面上に結晶構造を有する半導体膜が形成された半導体装置において、前記半導体膜に含まれる酸素の濃度は $5 \times 10^{18}/\text{cm}^3$ 以下であり、前記半導体膜の内部又は表面近傍において、希ガス元素が $1 \times 10^{13} \sim 1 \times 10^{20}/\text{cm}^3$ の濃度で含まれている領域を有することを特徴とする半導体装置。

【請求項2】絶縁表面上に結晶構造を有する半導体膜が形成された半導体装置において、前記半導体膜は細い棒状又は細い扁平棒状結晶であり、前記半導体膜に含まれる酸素の濃度は $5 \times 10^{18}/\text{cm}^3$ 以下であり、前記半導体膜の内部又は表面近傍において、希ガス元素が $1 \times 10^{13} \sim 1 \times 10^{20}/\text{cm}^3$ の濃度で含まれている領域を有することを特徴とする半導体装置。

【請求項3】絶縁表面上に結晶構造を有する半導体膜と、ゲート絶縁膜と、ゲート電極とを有する半導体装置において、前記半導体膜は、前記ゲート電極と重なる領域において、酸素を $5 \times 10^{18}/\text{cm}^3$ 以下の濃度で含み、かつ、前記半導体膜の内部又は前記ゲート絶縁膜との界面近傍において、希ガス元素が $1 \times 10^{13} \sim 1 \times 10^{20}/\text{cm}^3$ の濃度で含まれている領域を有することを特徴とする半導体装置。

【請求項4】絶縁表面上に結晶構造を有する半導体膜と、ゲート絶縁膜と、ゲート電極とを有する半導体装置において、前記半導体膜は、細い棒状又は細い扁平棒状結晶であり、前記ゲート電極と重なる領域において、酸素を $5 \times 10^{18}/\text{cm}^3$ 以下の濃度で含み、かつ、前記半導体膜の内部又は前記ゲート絶縁膜との界面近傍において、希ガス元素が $1 \times 10^{13} \sim 1 \times 10^{20}/\text{cm}^3$ の濃度で含まれている領域を有することを特徴とする半導体装置。

【請求項5】請求項1乃至請求項4のいずれか一において、前記希ガス元素はHe、Ne、Ar、Kr、Xeから選ばれた一種または複数種であることを特徴とする半導体装置。

【請求項6】絶縁表面を有する基板上にシリコンを主成分とし非晶質構造を有する第1の半導体膜を形成する工程と、前記第1の半導体膜にシリコンの結晶化を助長する触媒元素を添加して、第1の加熱処理により結晶構造を有する第1の半導体膜を形成する工程と、前記結晶構造を有する第1の半導体膜の表面にバリア層を形成する工程と、前記バリア層上に第2の半導体膜を成膜する工程と、前記第2の半導体膜に希ガス元素を前記成膜と同時に又はその後に添加して、第2の加熱処理によりゲッタリングを行い前記触媒元素を前記第2の半導体膜に移動させる工程と、前記第2の半導体膜を除去する工程と、前記バリア層を除去する工程とを有することを特徴とする半導体装置の作製方法。

【請求項7】絶縁表面を有する基板上にシリコンを主成分とし非晶質構造を有する第1の半導体膜を形成する工

程と、前記第1の半導体膜にシリコンの結晶化を助長する触媒元素を添加して、第1の加熱処理により結晶構造を有する第1の半導体膜を形成する工程と、前記結晶構造を有する第1の半導体膜レーザー光を照射する工程と、前記結晶構造を有する第1の半導体膜の表面にバリア層を形成する工程と、前記バリア層上に第2の半導体膜を成膜する工程と、前記第2の半導体膜に希ガス元素を前記成膜と同時に又はその後に添加して、第2の加熱処理によりゲッタリングを行い前記触媒元素を前記第2の半導体膜に移動させる工程と、前記第2の半導体膜を除去する工程と、前記バリア層を除去する工程とを有することを特徴とする半導体装置の作製方法。

【請求項8】請求項6又は請求項7において、前記バリア層はオゾン水により形成することを特徴とする半導体装置の作製方法。

【請求項9】請求項6又は請求項7において、前記バリア層はプラズマ処理により表面を酸化して形成することを特徴とする半導体装置の作製方法。

【請求項10】請求項6又は請求項7において、前記バリア層は酸素を含む雰囲気中で紫外線を照射してオゾンを発生させ表面を酸化して形成することを特徴とする半導体装置の作製方法。

【請求項11】請求項6又は請求項7において、前記希ガス元素はHe、Ne、Ar、Kr、Xeから選ばれた一種または複数種であることを特徴とする半導体装置の作製方法。

【請求項12】請求項6又は請求項7において、前記希ガス元素はイオン注入法又はイオンドープ法で添加することを特徴とする半導体装置の作製方法。

【請求項13】請求項6又は請求項7において、前記第1の加熱処理は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプから選ばれた一種または複数種からの輻射により行うことを特徴とする半導体装置の作製方法。

【請求項14】請求項6又は請求項7において、前記第1の加熱処理は、電熱炉を用いたファーネスアニール法により行うことを特徴とする半導体装置の作製方法。

【請求項15】請求項6又は請求項7において、前記第2の加熱処理は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプから選ばれた一種または複数種からの輻射により行うことを特徴とする半導体装置の作製方法。

【請求項16】請求項6又は請求項7において、前記第2の加熱処理は、電熱炉を用いたファーネスアニール法により行うことを特徴とする半導体装置の作製方法。

【請求項17】請求項6又は請求項7いずれか一において、前記触媒元素はFe、Ni、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種ま

たは複数種であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は結晶構造を有する半導体膜を用いた半導体装置及びその作製方法に関し、より具体的には薄膜トランジスタ（以下、TFTと記す）で代表される半導体装置及びその作製方法に関する。尚、本明細書において半導体装置とは半導体特性を利用して機能する装置全般を含むものとする。

【0002】

【従来の技術】TFTを用いて集積回路を形成するために、絶縁表面に結晶構造を有する半導体膜を形成する技術は重要視されている。半導体膜はTFTの活性層（ここではチャンネル形成領域やソース及びドレイン領域などを含めて言う）を形成するために用いられ、その品質そのものが直接的にTFTの電気的特性を決める要素となるからである。

【0003】結晶構造を有する半導体膜を形成するための方法は、一旦非晶質半導体膜を形成した後、レーザー光を照射して結晶化させる方法や、電熱炉を用いて加熱処理を行い結晶化させる方法が用いられている。しかし、このような方法で作製される半導体膜は多数の結晶粒から成り、その結晶方位は任意な方向に配向して制御することが出来ないでいる。そのために、単結晶の半導体と比較してキャリアの移動がスムーズに行われず、TFTの電気的特性を制限する要因となっている。

【0004】これに対し、特開平7-183540号公報で開示される技術は、ニッケルなどの金属元素を添加してシリコン半導体膜を結晶化させる技術であり、当該金属元素がいわば触媒となり結晶化を促進し、また、それに必要とする温度を低下させる効果があることが知られている。さらに、そればかりでなく結晶方位の配向性を高めることも可能となっている。触媒作用のある元素としてはFe、Ni、Co、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種であることが知られている。

【0005】しかし、触媒作用のある金属元素（ここでは全てを含めて触媒元素と呼ぶ）を添加する故に、半導体膜の膜中或いは膜表面には、当該金属元素が残存し、TFTの電気的特性をばらつかせるなどの問題がある。例えば、TFTのオフ電流が増加し、個々の素子間でばらつくなどの問題がある。即ち、結晶化に対し触媒作用のある金属元素は、一旦結晶質半導体膜が形成されてしまえば、かえって不要な存在となっている。

【0006】燐を用いたゲッタリング技術は、結晶化の為に添加した金属元素を500℃程度の加熱温度においても、半導体膜の特定の領域から除去することを可能としている。例えば、TFTのソース・ドレイン領域にリンを添加して450～700℃の熱処理を行うことで、

素子形成領域から結晶化の為に添加した金属元素を容易に除去することが可能である。このような技術の一例は、特許第3032801号に開示されている。

【0007】ところで、ゲッタリング技術には、シリコンウエハーに外部から歪み場や化学的作用を与えてゲッタリング効果をもたせるエクストリンシックゲッタリングや、ウエハー内部に生成された酸素が関与する格子欠陥の歪み場を利用したイントリンシックゲッタリングが知られている。エクストリンシックゲッタリングには、シリコンウエハーの裏面（素子を形成する反対側の面）に機械的損傷を与える方法や、多結晶シリコン膜を形成する方法、及びリンを拡散する方法などが知られている。また、イオン注入により形成された二次的格子欠陥により歪み場を形成して行うゲッタリング技術も知られている。これらの技術は、単結晶シリコン基板を用いた大規模集積回路の製造技術として発展し、今日に至ったものであり、シリコンのウエハーの使用を前提として経験的な要素も含め開発されたものである。いずれにしても、ゲッタリングは半導体中に含まれる金属不純物等を、何らかのエネルギーで移動させ所定の領域（ゲッタリングサイト）に濃集させることで、素子形成領域（被ゲッタリング領域）の金属不純物濃度を低減させるものである。

【0008】

【発明が解決しようとする課題】燐はドナーとしてn型半導体領域を形成するために多くの半導体素子で使用され、ドーバントとして知られる元素である。従って、燐を用いたゲッタリングはTFTの製造工程に比較的容易に組み入れることが可能である。燐を用いたゲッタリングは、550℃にて4時間程度の加熱処理で、シリコンの結晶化の為に半導体膜に導入した金属元素を除去することを可能としている。しかし、そのために半導体膜に添加しなければならない燐の濃度は $1 \times 10^{20}/\text{cm}^3$ 以上、好ましくは $1 \times 10^{21}/\text{cm}^3$ であり、ドーピングに要する処理時間が増大してしまう問題点があった。さらに、イオン注入法、或いはイオンドーブ法（本明細書では注入するイオンの質量分離を行わない方法を指している）による燐の添加は、半導体膜の非晶質化をもたらすし、高濃度の燐の添加はその後の再結晶化を困難にしていた。

【0009】本発明はこのような問題を解決するための手段であり、半導体膜の結晶化に対して触媒作用のある金属元素を用いて得られる半導体膜に残存する当該金属元素を効果的に除去する技術を提供することを目的とする。

【0010】

【課題を解決するための手段】上記問題を解決するために、本発明は非晶質構造を有する半導体膜の結晶化に用いた触媒元素を除去するために、希ガス元素を添加した領域又は半導体膜を形成し、そこに触媒元素を移動さ

せ、ゲッタリングを完遂させることを特徴としている。

【0011】具体的には、本発明の半導体装置の作製方法は、絶縁表面を有する基板にシリコンを主成分とし非晶質構造を有する第1の半導体膜を形成する工程と、前記第1の半導体膜にシリコンの結晶化を助長する触媒元素を添加して、第1の加熱処理により結晶構造を有する第1の半導体膜を形成する工程と、前記結晶構造を有する第1の半導体膜の表面にバリア層を形成する工程と、前記バリア層上に第2の半導体膜を成膜する工程と、前記第2の半導体膜に希ガス元素を前記成膜と同時に又はその後に添加して、第2の加熱処理によりゲッタリングを行い前記触媒元素を前記第2の半導体膜に移動させる工程と、前記第2の半導体膜を除去する工程と、前記バリア層を除去する工程とを含んでいる。

【0012】または、絶縁表面を有する基板にシリコンを主成分とし非晶質構造を有する第1の半導体膜を形成する工程と、前記第1の半導体膜にシリコンの結晶化を助長する触媒元素を添加して、第1の加熱処理により結晶構造を有する第1の半導体膜を形成する工程と、前記結晶構造を有する第1の半導体膜レーザー光を照射する工程と、前記結晶構造を有する第1の半導体膜の表面にバリア層を形成する工程と、前記バリア層上に第2の半導体膜を成膜する工程と、前記第2の半導体膜に希ガス元素を前記成膜と同時に又はその後に添加して、第2の加熱処理によりゲッタリングを行い前記触媒元素を前記第2の半導体膜に移動させる工程と、前記第2の半導体膜を除去する工程と、前記バリア層を除去する工程とを含んでいる。

【0013】または、絶縁表面を有する基板にシリコンを主成分とし非晶質構造を有する第1の半導体膜を形成する工程と、前記第1の半導体膜にシリコンの結晶化を助長する触媒元素を添加して、第1の加熱処理により結晶構造を有する第1の半導体膜を形成する工程と、前記結晶構造を有する第1の半導体膜の表面にバリア層を形成する工程と、前記バリア層上に第3の半導体膜を形成する工程と、前記第2の半導体膜に希ガス元素を前記成膜と同時に又はその後に添加して、第2の加熱処理によりゲッタリングを行い前記触媒元素を前記第2の半導体膜に移動させる工程と、前記第2の半導体膜を除去する工程と、前記バリア層を除去する工程と、前記結晶構造を有する第1の半導体膜にレーザー光を照射する工程とを含んでいる。

【0014】または、絶縁表面を有する基板にシリコンを主成分とし非晶質構造を有する第1の半導体膜を形成する工程と、前記非晶質構造を有する第1の半導体膜にシリコンの結晶化を助長する触媒元素を添加する工程と、前記非晶質構造を有する第1の半導体膜の表面にバリア層を形成する工程と、前記バリア層上に第2の半導体膜を形成する工程と、前記第2の半導体膜に希ガス元素を前記成膜と同時に又はその後に添加する工程と、加熱

処理により、前記非晶質構造を有する第1の半導体膜を結晶化させ結晶構造を有する第1の半導体膜を形成すると共に前記触媒元素を前記第2の半導体膜に移動させる工程と、前記第2の半導体膜を除去する工程と、前記バリア層を除去する工程と、前記結晶構造を有する第1の半導体膜にレーザー光を照射する工程とを含んでいる。

【0015】または、絶縁表面上にシリコンの結晶化を助長する触媒元素を添加する工程と、前記絶縁表面を有する基板にシリコンを主成分とし非晶質構造を有する第1の半導体膜を形成する工程と、前記非晶質構造を有する第1の半導体膜の表面にバリア層を形成する工程と、前記非晶質構造を有する第1の半導体膜上に第2の半導体膜を形成する工程と、前記第2の半導体膜に希ガス元素を前記成膜と同時に又はその後に添加する工程と、加熱処理により、前記非晶質構造を有する第1の半導体膜を結晶化させ結晶構造を有する第1の半導体膜を形成すると共に前記触媒元素を前記第2の半導体膜に移動させる工程と、前記第2の半導体膜を除去する工程と、前記バリア層を除去する工程と、前記結晶構造を有する第1の半導体膜にレーザー光を照射する工程とを含んでいる。

【0016】前記バリア層はケミカルオキシサイドの如きオゾン水による酸化、或いはプラズマ処理により表面を酸化、或いは酸素を含む雰囲気中で紫外線を照射してオゾンが発生させ表面を酸化して形成すれば良い。また、酸化シリコン膜などをスパッタリング法やプラズマCVD法で形成しても良い。

【0017】ゲッタリングサイトを形成するために添加する希ガス元素はHe、Ne、Ar、Kr、Xeから選ばれた一種または複数種を用いる。そして、これら希ガス元素は、イオン注入法又はイオンドープ法で添加するか、或いは前記第2の半導体膜を形成する時に同時に取り込まれるようにする。

【0018】また、結晶化を行うための第1の加熱処理は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプから選ばれた一種または複数種からの輻射により行うLRTA法、又は窒素やアルゴンなどの不活性気体を加熱媒質として用いるGRTA法を採用するか、又は電熱炉を用いたファーネスアニール法を採用して行う。

【0019】また、ゲッタリングを行うための第1の加熱処理は、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプから選ばれた一種または複数種からの輻射により行うLRTA法、又は窒素やアルゴンなどの不活性気体を加熱媒質として用いるGRTA法を採用するか、又は電熱炉を用いたファーネスアニール法を採用して行う。

【0020】このような作製方法により得られる本発明の半導体装置は、絶縁表面上に結晶構造を有する半導体

膜を有し、前記半導体膜に含まれる酸素の濃度は $5 \times 10^{18}/\text{cm}^3$ 以下であり、前記半導体膜の内部又は表面近傍において、希ガス元素が $1 \times 10^{18} \sim 1 \times 10^{20}/\text{cm}^3$ の濃度で含まれている領域を有することを特徴としている。

【0021】また、他の構成は、絶縁表面上に結晶構造を有する半導体膜を有する半導体装置において、前記半導体膜は細い棒状又は細い扁平棒状結晶であり、前記半導体膜に含まれる酸素の濃度は $5 \times 10^{18}/\text{cm}^3$ 以下であり、前記半導体膜の内部又は表面近傍において、希ガス元素が $1 \times 10^{18} \sim 1 \times 10^{20}/\text{cm}^3$ の濃度で含まれている領域を有することを特徴としている。

【0022】また、他の構成は、絶縁表面上に結晶構造を有する半導体膜と、ゲート絶縁膜と、ゲート電極とを有する半導体装置において、前記半導体膜は、前記ゲート電極と重なる領域において、酸素を $5 \times 10^{18}/\text{cm}^3$ 以下の濃度で含み、かつ、前記半導体膜の内部又は前記ゲート絶縁膜との界面近傍において、希ガス元素が $1 \times 10^{18} \sim 1 \times 10^{20}/\text{cm}^3$ の濃度で含まれている領域を有することを特徴としている。

【0023】また、他の構成は、絶縁表面上に結晶構造を有する半導体膜と、ゲート絶縁膜と、ゲート電極とを有する半導体装置において、前記半導体膜は、細い棒状又は細い扁平棒状結晶であり、前記ゲート電極と重なる領域において、酸素を $5 \times 10^{18}/\text{cm}^3$ 以下の濃度で含み、かつ、前記半導体膜の内部又は前記ゲート絶縁膜との界面近傍において、希ガス元素が $1 \times 10^{18} \sim 1 \times 10^{20}/\text{cm}^3$ の濃度で含まれている領域を有することを特徴としている。

【0024】

【発明の実施の形態】[実施の形態1]以下、図面を参照して本発明の実施の形態を詳細に説明する。図1は本発明の一実施形態を説明する図であり、非晶質構造を有する半導体膜の全面に触媒作用のある金属元素を全面に添加して結晶化した後、ゲッタリングを行う方法である。

【0025】図1(A)において、基板100はその材質に特段の限定はないが、好ましくはバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラス、或いは石英などを用いることができる。基板100の表面には、ブロッキング層101として無機絶縁膜を10~200nmの厚さで形成する。好適なブロッキング層の一例は、プラズマCVD法で作製される酸化窒化シリコン膜であり、 $\text{SiH}_4$ 、 $\text{NH}_3$ 、 $\text{N}_2\text{O}$ から作製される第1酸化窒化シリコン膜を50nmの厚さに形成し、 $\text{SiH}_4$ と $\text{N}_2\text{O}$ から作製される第2酸化窒化シリコン膜を100nmの厚さに形成したものを適用する。ブロッキング層101はガラス基板に含まれるアルカリ金属がこの上層に形成する半導体膜中に拡散しないために設けるものであり、石英を基板とする場合には省略することも可能である。

【0026】ブロッキング層101の上に形成する非晶

質構造を有する半導体膜(第1の半導体膜)102は、シリコンを主成分とする半導体材料を用いる。代表的には、非晶質シリコン膜又は非晶質シリコンゲルマニウム膜などが適用され、プラズマCVD法や減圧CVD法、或いはスパッタリング法で10~100nmの厚さに形成する。良質な結晶を得るためには、非晶質構造を有する半導体膜102に含まれる酸素、窒素などの不純物濃度を $5 \times 10^{18}/\text{cm}^3$ 以下に低減させておくことが良い。これらの不純物は非晶質半導体の結晶化を妨害する要因となり、また結晶化後においても捕獲中心や再結合中心の密度を増加させる要因となる。そのために、高純度の材料ガスを用いることはもとより、反応室内の鏡面処理(電界研磨処理)やオイルフリーの真空排気系を備えた超高真空対応のCVD装置を用いることが望ましい。

【0027】その後、非晶質構造を有する半導体膜102の表面に、結晶化を促進する触媒作用のある金属元素を添加する。半導体膜の結晶化を促進する触媒作用のある金属元素としては鉄(Fe)、ニッケル(Ni)、コバルト(Co)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)、白金(Pt)、銅(Cu)、金(Au)などであり、これらから選ばれた一種または複数種を用いることができる。代表的にはニッケルを用い、重量換算で1~100ppmのニッケルを含む酢酸ニッケル塩溶液をスピナーで塗布して触媒含有層103を形成する。この場合、当該溶液の馴染みをよくするために、非晶質構造を有する半導体膜102の表面処理として、オゾン含有水溶液で極薄い酸化膜を形成し、その酸化膜をフッ酸と過酸化水素水の混合液でエッチングして清浄な表面を形成した後、再度オゾン含有水溶液で処理して極薄い酸化膜を形成しておく。シリコンなど半導体膜の表面は本来疎水性なので、このように酸化膜を形成しておくことにより酢酸ニッケル塩溶液を均一に塗布することができる。

【0028】勿論、触媒含有層103はこのような方法に限定されず、スパッタリング法、蒸着法、プラズマ処理などにより形成しても良い。また、触媒含有層103は非晶質構造を有する半導体膜102を形成する前、即ちブロッキング層101上に形成しておいても良い。

【0029】非晶質構造を有する半導体膜102と触媒含有層103とを接触した状態を保持したまま結晶化のための加熱処理を行う。加熱処理の方法としては、電熱炉を用いるファーネスアニール法や、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどを用いた瞬間熱アニール(Rapid Thermal Annealing)法(LRTA法)を採用する。または、ガス加熱方式の瞬間熱アニール法(GRTA法)を採用する。生産性を考慮すると、LRTA法又はGRTA法を採用することが好ましいと考えられる。



【0030】LRTA法で行う場合には、加熱用のランプ光源を1~60秒、好ましくは30~60秒点灯させ、それを1~10回、好ましくは2~6回繰り返す。ランプ光源の発光強度は任意なものとするが、半導体膜が瞬間的には600~1000℃、好ましくは650~750℃程度にまで加熱されるようにする。このような高温になったとしても、半導体膜が瞬間的に加熱されるのみであり、基板100はそれ自身が歪んで変形することはない。こうして、非晶質構造を有する半導体膜を結晶化させ、図1(B)に示す結晶構造を有する半導体膜(第1の半導体膜)104を得ることができるが、このような処理で結晶化できるのは触媒含有層を設けることによりはじめて達成できるものである。

【0031】その他の方法としてファーンেসアニール法を用いる場合には、加熱処理に先立ち、500℃にて1時間程度の加熱処理を行い、非晶質構造を有する半導体膜102が含有する水素を放出させておく。そして、電熱炉を用いて窒素雰囲気中にて550~600℃、好ましくは580℃で4時間の加熱処理を行い結晶化を行う。こうして、図1(B)に示す結晶構造を有する半導体膜(第1の半導体膜)104を形成する。

【0032】さらに結晶化率(膜の全体積又は面積当たり占める結晶成分の割合)を高め、結晶粒内に残される欠陥を補修するためには、図1(C)で示すように結晶構造を有する半導体膜104に対して連続発振またはパルス発振のレーザー光を照射することも有効である。レーザーには波長400nm以下のエキシマレーザー光や、固体レーザーであるYAGレーザー、YVO<sub>4</sub>レーザー、YAlO<sub>3</sub>レーザーまたはYLFレーザーの第2高調波、第3高調波を用いる。連続発振レーザー光は、上述の固体レーザーの第2高調波、第3高調波を線状又は楕円状に集光し照射する。

【0033】連続発振型のYVO<sub>4</sub>レーザーを用いる場合には、波長変換素子により第2高調波に変換し、10Wのエネルギービームを1~100cm/secの速度で走査して結晶化させる。

【0034】パルス発振のエキシマレーザーを用いる場合には、繰り返し周波数10~1000Hz程度のパルスレーザー光を用い、当該レーザー光を光学系にて100~400mJ/cm<sup>2</sup>に集光し、90~95%のオーバーラップ率をもって結晶構造を有する半導体膜104に対するレーザー処理を行っても良い。

【0035】このようにして得られる結晶構造を有する半導体膜(第1の半導体膜)105には、触媒元素(ここではニッケル)が残存している。それは膜中において一様に分布していないにしろ、平均的な濃度とすれば、 $1 \times 10^{13}/\text{cm}^3$ を越える濃度で残存している。勿論、このような状態でもTFEをはじめ各種半導体素子を形成することが可能であるが、以降に示す方法でゲッターリングにより当該元素を除去する。

【0036】まず、図1(D)に示すように結晶構造を有する半導体膜105の表面に薄いバリア層106を形成する。バリア層の厚さは特に限定されないが、簡便にはオゾン水で処理することにより形成されるケミカルオキシサイドで代用しても良い。また、硫酸、塩酸、硝酸などと過酸化水素水を混合させた水溶液で処理しても同様にケミカルオキシサイドを形成することができる。他の方法としては、酸化雰囲気中でのプラズマ処理や、酸素含有雰囲気中での紫外線照射によりオゾンを発生させて酸化処理を行っても良い。また、クリーンオープンを用い、200~350℃程度に加熱して薄い酸化膜を形成しバリア層としても良い。或いは、プラズマCVD法やスパッタリング法、蒸着法などで1~5nm程度の酸化膜を堆積してバリア層としても良い。

【0037】その上にプラズマCVD法や高周波スパッタリング法で半導体膜(第2の半導体膜)107を25~250nmの厚さで形成する。代表的には非晶質シリコン膜を選択する。この半導体膜107は後に除去するので、結晶構造を有する半導体膜105とエッチングの選択比を高くするため、密度の低い膜としておくことが望ましい。例えば、非晶質シリコン膜をプラズマCVD法で形成する場合には、基板温度を100~200℃程度として、膜中に水素を25~40原子%含ませしておく。スパッタリング法を採用する場合も同様であり、基板温度を200℃以下としてアルゴンと水素の混合ガスでスパッタすることにより水素を多量に膜中に含ませることができる。また、スパッタリング法やプラズマCVD法で成膜時に希ガス元素を添加させておくと、膜中に希ガス元素を同時に取り込ませることができる。こうして取り込まれる希ガス元素をもっても、ゲッターリングサイトを形成することができる。

【0038】その後、イオンドープ法又はイオン注入法により、半導体膜107に希ガス元素が $1 \times 10^{10} \sim 2.5 \times 10^{13}/\text{cm}^3$ の濃度で含まれるように添加する。加速電圧は任意なものとするが、希ガス元素であるため注入される希ガスのイオンが半導体膜107とバリア層106を通り抜け、一部が結晶構造を有する半導体膜105にまで達しても構わない。希ガス元素は半導体膜中でそれ自体は不活性であるため、半導体膜105の表面近傍において $1 \times 10^{13} \sim 1 \times 10^{20}/\text{cm}^3$ 程度の濃度で含まれている領域があっても、素子特性にさほど影響はない。

【0039】希ガス元素としてはヘリウム(He)、ネオン(Ne)、アルゴン(Ar)、クリプトン(Kr)、キセノン(Xe)から選ばれた一種または複数種を用いる。本発明はゲッターリングサイトを形成するためにこれら希ガス元素をイオンソースとして用い、イオンドープ法或いはイオン注入法で半導体膜に注入することに特徴を有している。これら希ガス元素のイオンを注入する意味は二つある。一つは注入によりダングリングボ

ンドを形成し半導体膜に歪みを与えることであり、他の一つは半導体膜の格子間に当該イオンを注入することで歪みを与えることである。不活性気体のイオンを注入はこの両者を同時に満たすことができるが、特に後者はアルゴン(Ar)、クリプトン(Kr)、キセノン(Xe)などシリコンより原子半径の大きな元素を用いた時に顕著に得られる。

【0040】ゲッタリングを確実に成し遂げるにはその後加熱処理をすることが必要となる。加熱処理はファーンেসアニール法やLRTA法又はGRTA法で行う。ファーンেসアニール法で行う場合には、窒素雰囲気中で450~600℃で0.5~12時間の加熱処理を行う。また、LRTA法を用いる場合には、加熱用のランプ光源を1~60秒、好ましくは30~60秒点灯させ、それを1~10回、好ましくは2~6回繰り返す。ランプ光源の発光強度は任意なものとするが、半導体膜が瞬間的には600~1000℃、好ましくは700~750℃程度にまで加熱されるようにする。

【0041】ゲッタリングは、被ゲッタリング領域(捕獲サイト)にある触媒元素が熱エネルギーにより放出され、拡散によりゲッタリングサイトに移動する。従って、ゲッタリングは処理温度に依存し、より高温であるほど短時間でゲッタリングが進むことになる。図1

(E)において矢印で示すように、触媒元素が移動する方向は半導体膜の厚さ程度の距離であり、ゲッタリングは比較的短時間で完遂する。処理温度の上限は基板の耐熱性や、半導体膜107に含まれる希ガス元素が熱的に離脱しない温度を考慮する必要があるが、ガラス基板を用いる場合には、ファーンেসアニール法で行う場合には700℃以下、LRTA法又はGRTA法で行う場合には800℃以下とすべきである。勿論、石英基板を用いる場合には、瞬間的に1000℃まで加熱することもできる。

【0042】尚、この加熱処理によっても $1 \times 10^{20}/\text{cm}^3$ 以上の濃度で希ガス元素を含む半導体膜107は結晶化することはない。これは、希ガス元素が上記処理温度の範囲においても再放出されず膜中に残存して、半導体膜の結晶化を阻害するためであると考えられる。

【0043】その後、非晶質半導体107を選択的にエッチングして除去する。エッチングの方法としては、 $\text{ClF}_3$ によるプラズマを用いないドライエッチング、或いはヒドラジンや、テトラエチルアンモニウムハイドロオキシド(化学式 $(\text{CH}_3)_4\text{NOH}$ )を含む水溶液などアルカリ溶液によるウェットエッチングで行うことができる。この時バリア層106はエッチングストッパーとして機能する。また、バリア層106はその後フッ酸により除去すれば良い。

【0044】こうして図1(F)に示すように触媒元素の濃度が $1 \times 10^{17}/\text{cm}^3$ 以下にまで減じられた結晶構造を有する半導体膜108を得ることができる。こうして

形成された結晶構造を有する半導体膜108は、触媒元素の作用により細い棒状又は細い扁平棒状結晶として形成され、その各々の結晶は巨視的に見ればある特定の方向性をもって成長している。このような結晶構造を有する半導体膜108はTFTの活性層のみでなく、フォトセンサや太陽電池の光電変換層にも適用することができる。また、SOI(Silicon on Insulator)構造の半導体層に対するゲッタリング処理に適用することもできる。

【0045】[実施の形態2]図11は本発明の一実施形態を説明する図であり、加熱処理により結晶構造を有する半導体膜を形成した後、ゲッタリングを行い、さらにレーザー光など強光の照射により結晶性を向上させる方法について説明する。尚、図11では実施の形態1において説明に用いた図1と共通する符号を用いて説明する。

【0046】図11(A)及び図11(B)は実施の形態1と同様の工程であり、基板100上にブロッキング層101、非晶質構造を有する半導体膜102、触媒元素を含有する層103を形成した後、加熱処理により結晶構造を有する半導体膜104を形成する。

【0047】その後、図11(C)に示すように、結晶構造を有する半導体膜(第1の半導体膜)104の表面にバリア層106を形成し、さらに半導体膜107を形成する。半導体膜107には希ガス元素をイオン注入法又はイオンドープ法で $1 \times 10^{20} \sim 2.5 \times 10^{22}/\text{cm}^3$ の濃度で含まれるように添加する。

【0048】そして、図11(D)に示すように加熱処理をファーンেসアニール法やLRTA法又はGRTA法で行う。ファーンেসアニール法で行う場合には、窒素雰囲気中で450~600℃で0.5~12時間の加熱処理を行う。また、LRTA法を用いる場合には、加熱用のランプ光源を1~60秒、好ましくは30~60秒点灯させ、それを1~10回、好ましくは2~6回繰り返す。ランプ光源の発光強度は任意なものとするが、半導体膜が瞬間的には600~1000℃、好ましくは700~750℃程度にまで加熱されるようにする。また、連続発振またはパルス発振のYAGレーザー、YLFレーザー、YVO<sub>4</sub>レーザーの第2高調波(波長532nm)を照射してもゲッタリングを行うことができる。ゲッタリングは、捕獲サイトにある触媒元素が熱エネルギーにより放出され、拡散によりゲッタリングサイトに移動する。従って、ゲッタリングは処理温度に依存し、より高温であるほど短時間でゲッタリングが進むことになる。図11(D)において矢印で示すように、触媒元素が移動する方向は半導体膜の厚さ程度の距離であり、ゲッタリングは比較的短時間で完遂する。

【0049】尚、この加熱処理によっても、 $1 \times 10^{20}/\text{cm}^3$ 以上の濃度で希ガス元素を含む半導体膜(第2の半導体膜)107は結晶化することはない。これは、希ガス元素が上記処理温度の範囲においても再放出されず膜

中に残存して、半導体膜の結晶化を阻害するためであると考えられる。

【0050】その後、半導体膜107を選択的にエッチングして除去する。エッチングの方法としては、 $\text{ClF}_3$ によるプラズマを用いないドライエッチング、或いはヒドラジンや、テトラエチルアンモニウムヒドロキシサイド（化学式  $(\text{CH}_3)_4\text{NOH}$ ）を含む水溶液などアルカリ溶液によるウェットエッチングで行うことができる。この時バリア層106はエッチングストッパーとして機能する。また、バリア層106はその後フッ酸により除去すれば良い。

【0051】さらに結晶化率（膜の全体積における結晶成分の割合）を高め、結晶粒内に残される欠陥を補修するためには、図11（E）で示すように結晶構造を有する半導体膜104に対してレーザー光を照射することも有効である。レーザーには波長400nm以下のエキシマレーザー光や、YAGレーザーの第2高調波、第3高調波を用いる。いずれにしても、繰り返し周波数10～1000Hz程度のパルスレーザー光を用い、当該レーザー光を光学系にて100～400mJ/cm<sup>2</sup>に集光し、90～95%のオーバーラップ率をもって照射し、結晶構造を有する半導体膜111を形成する。

【0052】[実施の形態3]図14は本発明の一実施形態を説明する図であり、非晶質構造を有する半導体膜の全面に触媒作用のある金属元素を全面に添加し結晶化すると共にゲッタリングを同時に行う方法である。

【0053】まず、図14（A）に示すように、ブロッキング層301上に触媒元素含有層302を形成する。これは、触媒元素を含む水溶液またはアルコール液をスピナーで塗布しても良いし、スパッタリング法、蒸着法、プラズマ処理などにより形成しても良い。

【0054】その後、図14（B）に示すように非晶質構造を有する半導体膜（第1の半導体膜）303を、プラズマCVD法や減圧CVD法、或いはスパッタリング法で10～100nmの厚さに形成する。さらにバリア層304を形成する。これらの形成方法は実施の形態1と同様にする。

【0055】図14（C）で示すように、その上にプラズマCVD法やスパッタリング法で半導体膜（第2の半導体膜）305を25～250nmの厚さで形成する。代表的には非晶質シリコン膜を選択する。この半導体膜305は、やはり後に除去するので、密度の低い膜としておくことが望ましい。

【0056】その後、イオンドープ法又はイオン注入法により、半導体膜305に希ガス元素が $1 \times 10^{19} \sim 2.5 \times 10^{21}/\text{cm}^3$ の濃度で含まれるように添加する。加速電圧は任意なものとするが、希ガス元素であるため注入される希ガスのイオンが半導体膜305とバリア層304を通り抜け、一部が非晶質構造を有する半導体膜303にまで達しても構わない。希ガス元素は半導体膜

中でそれ自体は不活性であるため、当該半導体膜303の表面近傍において $1 \times 10^{18} \sim 1 \times 10^{20}/\text{cm}^3$ 程度の濃度で含まれている領域があっても、素子特性にさほど影響はない。

【0057】そして、図14（D）に示すように加熱処理を行う。加熱処理の方法としては、電熱炉を用いるファーンেসアニール法や、ハロゲンランプ、メタルハライドランプ、キセノンアークランプ、カーボンアークランプ、高圧ナトリウムランプ、高圧水銀ランプなどを用いたLRTA法で行う。又は、窒素、アルゴンなどを加熱媒質として用いるGRTA法で行う。

【0058】LRTA法で行う場合には、加熱用のランプ光源を1～60秒、好ましくは30～60秒点灯させ、それを1～10回、好ましくは2～6回繰り返す。ランプ光源の発光強度は任意なものとするが、半導体膜が瞬間的には600～1000℃、好ましくは650～750℃程度にまで加熱されるようにする。このような高温になったとしても、半導体膜が瞬間的に加熱されるのみであり、基板100はそれ自身が歪んで変形することはない。また、ファーンেসアニール法を用いる場合には、加熱処理に先立ち、500℃にて1時間程度の加熱処理を行い、非晶質構造を有する半導体膜303が含有する水素を放出させておく。そして、電熱炉を用いて窒素雰囲気中にて550～600℃、好ましくは580℃で4時間の加熱処理を行い結晶化を行う。

【0059】この加熱処理により、触媒元素が非晶質構造を有する半導体膜303に染みだし、結晶化させながら半導体膜305に向かって（図14（D）の矢印307の方向）拡散する。これにより1回の加熱処理で結晶化とゲッタリングが同時に行われる。

【0060】その後、半導体膜305を選択的にエッチングして除去する。エッチングの方法としては、 $\text{ClF}_3$ によるプラズマを用いないドライエッチング、或いはヒドラジンや、テトラエチルアンモニウムヒドロキシサイド（化学式  $(\text{CH}_3)_4\text{NOH}$ ）を含む水溶液などアルカリ溶液によるウェットエッチングで行うことができる。この時バリア層304はエッチングストッパーとして機能する。また、バリア層304はその後フッ酸により除去すれば良い。

【0061】図14（E）に示すように触媒元素の濃度が $1 \times 10^{17}/\text{cm}^3$ 以下にまで減じられた結晶構造を有する半導体膜（第1の半導体膜）306を得ることができる。この結晶構造を有する半導体膜306の結晶性を高めるためには、実施の形態1と同様にレーザー光を照射しても良い。

【0062】こうして形成される結晶構造を有する半導体膜306は、触媒元素の作用により細い棒状又は細い扁平棒状結晶として形成され、その各々の結晶は巨視的に見ればある特定の方向性をもって成長している。このような結晶構造を有する半導体膜306はTFTの活性

層のみでなく、フォトセンサや太陽電池の光電変換層にも適用することができる。

【0063】[実施の形態4]実施の形態1又は2において、基板101にブロッキング層、非晶質構造を有する半導体膜102を形成した後、図2に示すように、非晶質構造を有する半導体膜102の表面に薄いバリア層109を形成し、イオンドープ法またはイオン注入法により $1 \times 10^{16} \sim 1 \times 10^{18} / \text{cm}^3$ 程度のアクセプタ又はドナーを添加しても良い。これは、非晶質構造を有する半導体膜102が結晶化した後の半導体膜の価電子制御を目的としたものであり、例えば、TFETのしきい値電圧を制御する場合に適用することができる。

【0064】その後は実施に形態1又は2と同様にして結晶構造を有する半導体膜を形成すれば良い。或いは、実施の形態3と同様にして図14(B)以降の工程を行い、結晶構造を有する半導体膜を形成すれば良い。

【0065】[実施の形態5]実施の形態1乃至3において、図3に示すように結晶構造を有する半導体膜を形成した後に、イオンドープ法またはイオン注入法により $1 \times 10^{16} \sim 1 \times 10^{18} / \text{cm}^3$ 程度のアクセプタ又はドナーを添加しても良い。これは、結晶構造を有する半導体膜の価電子制御を目的としたものであり、実施の形態4と同様に、TFETのしきい値電圧を制御する場合に適用することができる。

【0066】ここで添加された一導電型の不純物元素は、400～600℃に加熱処理により活性化し、アクセプタ又はドナーとして機能させることができる。

【0067】

【実施例】[実施例1]本発明を用いて同一基板上に画素部と、画素部の周辺に設ける駆動回路のTFET(nチャネル型TFET及びpチャネル型TFET)を同時に作製する方法の一例について図4乃至図8と図10を用いて説明する。

【0068】図4(A)において、基板201はガラス基板、石英基板、セラミック基板などを用いることができる。また、シリコン基板、金属基板またはステンレス基板の表面に絶縁膜を形成したものをを用いても良い。ガラス基板を用いる場合には、厚さが0.5～1.1mmのものが採用されるが、軽量化を目的とすると厚さは薄くする必要がある。また、さらに軽量化を図るには比重が2.37g/ccと小さいものを採用することが望ましい。

【0069】そして、図4(A)に示すように基板201上に酸化シリコン膜、窒化シリコン膜または酸化窒化シリコン膜( $\text{SiO}_2\text{N}_x$ )等の絶縁膜から成るブロッキング層202を形成する。代表的な一例はブロッキング層202として2層構造から成り、 $\text{SiH}_4$ 、 $\text{NH}_3$ 、及び $\text{N}_2\text{O}$ を反応ガスとして成膜される第1酸化窒化シリコン膜202aを50～100nm、 $\text{SiH}_4$ 、及び $\text{N}_2\text{O}$ を反応ガスとして成膜される第2酸化窒化シリコン膜202bを100～150nmの厚さに積層形成する構造が

採用される。

【0070】活性層とする半導体膜は、実施の形態1乃至5のいずれかにより作製される結晶構造を有する半導体膜を用い、それを島状に分割して半導体膜203～206を形成する。この半導体膜の厚さは20～100nm、好ましくは30～60nmとする。

【0071】次いで、島状に分離された半導体層203～206を覆うゲート絶縁膜207を形成する。ゲート絶縁膜207は、プラズマCVD法やスパッタリング法で形成し、その厚さを40～150nmとしてシリコンを含む絶縁膜で形成する。勿論、このゲート絶縁膜は、シリコンを含む絶縁膜を単層或いは積層構造として用いることができる。酸化シリコン膜を用いる場合には、プラズマCVD法でTEOS(Tetraethyl Ortho Silicate)と $\text{O}_2$ を混合し、反応圧力40Pa、基板温度300～400℃とし、高周波(13.56MHz)電力密度0.5～0.8W/cm<sup>2</sup>で放電させて形成することができる。このようにして作製される酸化シリコン膜は、形成後400～500℃の熱アニールによりゲート絶縁膜として良好な特性を得ることができる。

【0072】ゲート絶縁膜207上には膜厚20～100nmの第1の導電膜として窒化タンタル(TaN)208と、膜厚100～400nmの第2の導電膜としてタングステン(W)209とを積層形成する。ゲート電極を形成するための導電性材料としてはTa、W、Ti、Mo、Al、Cuから選ばれた元素、または前記元素を主成分とする合金材料もしくは化合物材料で形成する。また、リン等の不純物元素をドーピングした多結晶シリコン膜に代表される半導体膜を用いてもよい。また、第1の導電膜をタンタル(Ta)膜で形成し、第2の導電膜をW膜とする組み合わせ、第1の導電膜を窒化タンタル(TaN)膜で形成し、第2の導電膜をAl膜とする組み合わせ、第1の導電膜を窒化タンタル(TaN)膜で形成し、第2の導電膜をCu膜とする組み合わせとしてもよい。

【0073】次に、図4(B)に示すように光露光工程によりレジストからなるマスク210を形成し、ゲート電極及び配線を形成するための第1のエッチング処理を行う。エッチングにはICP(Inductively Coupled Plasma:誘導結合型プラズマ)エッチング法を用いると良い。用いるエッチング用ガスに限定はないが、WやTaのNのエッチングには $\text{CF}_4$ と $\text{Cl}_2$ と $\text{O}_2$ とを用いることが適している。それぞれのガス流量比を25/25/10(SCCM)とし、1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成してエッチングを行う。基板側(試料ステージ)にも150WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。この第1のエッチング条件によりW膜をエッチングして第1の導電層の端部をテーパー形状とする。

【0074】この後、第2のエッチング条件に変え、エッチング用ガスに $\text{CF}_4$ と $\text{Cl}_2$ とを用い、それぞれのガス流量比を30/30(SCCM)とし、1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成して約30秒程度のエッチングを行う。基板側(試料ステージ)にも20WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。 $\text{CF}_4$ と $\text{Cl}_2$ を混合した第2のエッチング条件ではW膜及びTaN膜とも同程度にエッチングされる。なお、ゲート絶縁膜上に残渣を残すことなくエッチングするためには、10~20%程度の割合でエッチング時間を増加させると良い。

【0075】この第1のエッチング処理では、レジストからなるマスクの形状を適したものとすることにより、基板側に印加するバイアス電圧の効果により第1の導電層及び第2の導電層の端部がテーパ形状となる。この第1のエッチング処理により第1の導電層と第2の導電層から成る第1の形状の導電層211~215(第1の導電層211a~215aと第2の導電層211b~215b)を形成する。ゲート絶縁膜は、第1の形状の導電層211~215で覆われない領域が20~50nm程度エッチングされ薄くなる。

【0076】そして、第1形状の導電層をマスクとして第1のn型半導体領域を形成する。これを形成するための第1のドーピング処理におけるイオンドーブ法の条件は、ドーズ量を $5 \times 10^{14} \sim 5 \times 10^{15}/\text{cm}^2$ (代表的には $1 \times 10^{15}/\text{cm}^2$ )とし、加速電圧を60~100keVとして燐をドーピングする。ここでは、第1形状の導電層211~215及びゲート絶縁膜の膜厚の差を利用して各半導体層に不純物領域を行う。こうして、第1のn型半導体領域216~219を形成する。この第1のn型半導体領域には $1 \times 10^{20} \sim 1 \times 10^{21}/\text{cm}^3$ の濃度範囲で燐が添加されている。

【0077】次に、レジストからなるマスク210を除去せずに図5(A)に示すように第2のエッチング処理を行う。エッチング用ガスに $\text{CF}_4$ と $\text{Cl}_2$ と $\text{O}_2$ とを用い、それぞれのガス流量比を20/20/20(SCCM)とし、1Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成してエッチングを行う。基板側(試料ステージ)には20WのRF(13.56MHz)電力を投入し、第1のエッチング処理に比べ低い自己バイアス電圧を印加する。この第3のエッチング条件によりW膜をエッチングする。こうして、W膜を異方性エッチングして第2の形状の導電層220~224(第1の導電層220a~224aと第2の導電層220b~224b)を形成する。第2の形状の導電層220~224で覆われないゲート絶縁膜はさらに20~50nm程度エッチングされ薄くなる。

【0078】そして、レジストからなるマスクを除去せずに第2のドーピング処理を行い、半導体層にドナーと

なる燐を添加する。ドーピング処理はイオンドーブ法、もしくはイオン注入法で行えば良い。イオンドーブ法の条件はドーズ量を $1.5 \times 10^{14}/\text{cm}^2$ とし、加速電圧を60~100keVとして行う。この場合、第2形状の導電層220b~223bが燐に対するマスクとなり、自己整合的に第2のn型半導体領域225~228が形成される。この領域には $1 \times 10^{14} \sim 1 \times 10^{15}/\text{cm}^3$ の濃度範囲で燐など周期表15属の不純物元素を添加する。

【0079】その後、マスク229を形成し、第3のエッチング処理を行う。エッチング用ガスに $\text{SF}_6$ と $\text{Cl}_2$ とを用い、それぞれのガス流量比を50/10(SCCM)とし、1.3Paの圧力でコイル型の電極に500WのRF(13.56MHz)電力を投入してプラズマを生成して約30秒のエッチングを行う。基板側(試料ステージ)には10WのRF(13.56MHz)電力を投入し、実質的に負の自己バイアス電圧を印加する。こうして、前記第3のエッチング条件により第2形状の導電層220a及び222a~224aをエッチングして第3の形状の導電層230~233(第1の導電層230a~233aと第2の導電層230b~233b)を形成する。

【0080】次いで、新たにレジストからなるマスク250を形成して図5(C)に示すように第3のドーピング処理を行う。この第3のドーピング処理により、第1のp型半導体領域234、235が形成される。p型半導体領域を形成するために添加されたボロンの濃度は $1 \times 10^{20} \sim 5 \times 10^{21}/\text{cm}^3$ であり先の工程で添加された燐濃度よりも1.5~3倍高い濃度とする。

【0081】以上までの工程でそれぞれの半導体層にn型またはp型の半導体領域が形成される。第2の形状の導電層221及び、第3の形状の導電層230、231はゲート電極となる。また、第2の形状の導電層232は画素部において保持容量を形成する一方の電極となる。さらに、第3の形状の導電層233は画素部においてデータ線を形成する。

【0082】次いで、ほぼ全面を覆う第1の層間絶縁膜237を形成する。この第1の層間絶縁膜237は、プラズマCVD法またはスパッタリング法を用い、厚さを100~200nmとして形成する。その好適な一例は、プラズマCVD法により形成される膜厚150nmの酸化窒化シリコン膜である。勿論、第1の層間絶縁膜237は酸化窒化シリコン膜に限定されるものでなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

【0083】その後、それぞれの半導体層に添加された不純物元素を活性化処理する工程を行う。この活性化はファーネスアニール法やLRTA法又GRTA法、レーザー光の照射しより行うことができる。ファーネスアニール法では電熱炉を用い、窒素雰囲気中で400~700℃、代表的には500℃にて4時間の加熱処理を行



う。レーザー光の照射により活性化を行うには、YAG レーザーの第2高調波(532nm)を用い、基板側から照射する。これは、第2形状の導電層221と重なる第2のn型半導体領域を十分活性化させるためである。勿論、これはランプ光源を用いるLRTA法でも同様であり、基板の両面又は基板側からランプ光源の輻射により半導体膜を加熱する。

【0084】その後、図6(B)に示すように、プラズマCVD法で窒化シリコンから成る第2の層間絶縁膜238を形成し、クリーンオープンを用いて410℃の熱処理を行い、窒化シリコン膜から放出される水素で半導体膜の水素化を行う。

【0085】次いで、図7(A)に示すように、第2の層間絶縁膜238上に有機絶縁物材料から成る第3の層間絶縁膜239を形成する。次いで、データ線224に達するコンタクトホールと各不純物領域に達するコンタクトホールを形成する。その後、Al、Ti、Mo、Wなどを用いて配線及び画素電極を形成する。例えば、膜厚50~250nmのTi膜と、膜厚300~500nmの合金膜(AlとTiとの合金膜)との積層膜を用いる。こうして、ソースまたはドレイン配線240、241、ゲート配線243、接続配線242、画素電極224が形成される。

【0086】以上のようにして、同一基板上にpチャネル型TFT303、nチャネル型TFT304から成る駆動回路301と、nチャネル型TFT305から成る画素部302を形成することができる。nチャネル型TFT305はマルチゲート構造を有している。また、画素部302には半導体膜206、ゲート絶縁膜236と同層で形成される絶縁膜、第3形状の導電層232からなる補助容量306が形成されている。

【0087】駆動回路301のpチャネル型TFT303にはチャネル形成領域245、ゲート電極を形成する第3の形状の導電層230の外側に第1のp型半導体領域234(ソース領域またはドレイン領域として機能する領域)が形成されたいわゆるシングルドレイン構造を有している。nチャネル型TFT304はチャネル形成領域246、第2の形状の導電層221と一部が重なる第2のn型半導体領域226(LDD領域)と、ソース領域またはドレイン領域として機能する第1のn型半導体領域217を有している。このようなLDD領域の構成は、主にホットキャリア効果によるTFTの劣化を防ぐことを目的としている。このようなnチャネル型TFT及びpチャネル型TFTによりシフトレジスタ回路、バッファ回路、レベルシフト回路、ラッチ回路などを形成することができる。特に、駆動電圧が高いバッファ回路には、ホットキャリア効果による劣化を防ぐ目的から、nチャネル型TFT304の構造が適している。

【0088】画素部302のnチャネル型TFT305にはチャネル形成領域247、第3の形状の導電層23

1の外側に形成される第2のn型半導体領域227と、ソース領域またはドレイン領域として機能する第1のn型半導体領域218を有している。また、補助容量306の一方の電極として機能する半導体層206には第1のp型半導体領域235が形成されている。

【0089】画素部において、244は画素電極であり、242はデータ線224と半導体膜205の第1のn型半導体領域とを接続する接続電極である。また、243はゲート配線であり、図中には示されていないが、ゲート電極として機能する第3形状の導電層231と接続している。

【0090】補助容量306の構成は、図7(B)で示すように半導体膜206、ゲート絶縁膜236、容量電極(第3形状の導電層)232で形成され、隣接する画素のゲート配線249と接続されている。

【0091】このような画素部302の上面図を図8に示す。図8ではほぼ一画素分の上面図を示し、付与する符号は図7(A)と共通なものとしている。また、A-A'及びB-B'線の断面構造が図7(A)及び図7

(B)に対応している。図8の画素構造において、ゲート配線とゲート電極とを異なる層上に形成することにより、ゲート配線243と半導体層205を重畳させることが可能となり、ゲート配線に遮光膜としての機能が付加されている。また、画素電極間の隙間が遮光されるように、画素電極244の端部をデータ線233と重なるように配置され、遮光膜(ブラックマトリクス)の形成を省略できる構造としている。その結果、従来に比べ開口率を向上させることが可能となっている。

【0092】本実施例で形成される駆動回路301、画素部302を備えた基板を便宜上アクティブマトリクス基板と呼ぶ。このようなアクティブマトリクス基板を用いて、アクティブマトリクス駆動をする表示装置を形成することができる。ここでは画素電極を光反射性の材料で形成したため、液晶表示装置に適用すれば反射型の表示装置を形成することができる。このような基板から液晶表示装置や有機発光素子で画素部を形成する発光装置を形成することができる。図10はTFTによって駆動回路と画素部が形成されているアクティブマトリクス基板の外観を説明する図である。基板501上には画素部506、駆動回路504、505が形成されている。また、基板の一方の端部には入力端子502が形成され、各駆動回路に接続する配線503が引き回されている。

【0093】[実施例2]本実施例では透過型の表示装置を形成するためのアクティブマトリクス基板の構成について図9を用いて説明する。図9では実施例1で形成されるアクティブマトリクス基板の画素部302の構成を示している。nチャネル型TFT305や補助容量306は実施例1と同様にして形成される。

【0094】透過型に対応したアクティブマトリクス基板を形成するには、透光性の画素電極を形成する必要が

ある。実施例 1 において、第 3 の層間絶縁膜 239 にコンタクトホールを形成した後、ITO などを用いて透光性の画素電極 250 を形成する。その後、接続電極 242 やゲート線 243、及び n チャンネル型 TFT 305 の第 1 の n 型半導体領域と画素電極 250 と接続する接続配線 251、補助容量 306 の一方の電極を形成する半導体膜 206 と画素電極 250 を接続する接続配線 252 を形成する。このような構成により透過型の表示装置に対応したアクティブマトリクス基板を形成することができる。

【0095】[実施例 3] 本実施例では、実施例 1 で作製したアクティブマトリクス基板から、アクティブマトリクス駆動の液晶表示装置を作製する工程を以下に説明する。説明には図 12 を用いる。

【0096】まず、実施例 1 に従い、図 7 (A) の状態のアクティブマトリクス基板を得た後、そのアクティブマトリクス基板上に配向膜 604 を形成しラビング処理を行う。なお、図示しないが、配向膜 604 を形成する前に、アクリル樹脂膜等の有機樹脂膜をパターンニングすることによって基板間隔を保持するための柱状のスペーサを所望の位置に形成しておいても良い。また、柱状のスペーサに代えて、球状のスペーサを基板全面に散布してもよい。

【0097】次いで、対向基板 601 上に対向電極 602 を形成し、対向基板 601 の全面に配向膜 603 を形成しラビング処理を施す。対向電極 602 は ITO で形成する。そして、画素部と駆動回路が形成されたアクティブマトリクス基板と対向基板とをシール剤（図示せず）で貼り合わせる。シール剤にはフィラーが混入されていて、このフィラーとスペーサによって均一な間隔を持って 2 枚の基板が貼り合わせられる。その後、両基板の間に液晶材料 605 を注入し、封止剤（図示せず）によって完全に封止する。液晶材料には公知の液晶材料を用いれば良い。このようにして図 12 に示すアクティブマトリクス駆動の液晶表示装置が完成する。

【0098】[実施例 4] 図 13 はアクティブマトリクス駆動方式の発光装置の構造を示す一例である。ここで示す駆動回路部 650 の n チャンネル型 TFT 652、p チャンネル型 TFT 653、及び画素部 651 のスイッチング用 TFT 654、電流制御用 TFT 655 は実施例 1 と同様にして作製されるものである。

【0099】ゲート電極 608 ~ 611 の上層には、窒化シリコン、酸化窒化シリコンからなる第 1 の層間絶縁膜 618 が形成され、保護膜として用いている。さらに平坦化膜として、ポリイミドまたはアクリルなど有機樹脂材料から成る第 2 の層間絶縁膜 619 を形成している。

【0100】駆動回路部 650 の回路構成は、ゲート信号側駆動回路とデータ信号側駆動回路とで異なるがここでは省略する。n チャンネル型 TFT 652 及び p チャネ

ル型 TFT 653 には配線 612、613 が接続し、これらの TFT を用いてシフトレジスタやラッチ回路、バッファ回路などを形成している。

【0101】画素部 651 では、データ配線 614 がスイッチング用 TFT 654 のソース側に接続し、ドレイン側の配線 615 は電流制御用 TFT 655 のゲート電極 611 と接続している。また、電流制御用 TFT 655 のソース側は電源供給配線 617 と接続し、ドレイン側の電極 616 が発光素子の陽極と接続している。

10 【0102】これらの配線上には窒化シリコンなどの有機絶縁材料から成る第 2 の層間絶縁膜 627 を形成している。有機樹脂材料は吸湿性があり、 $H_2O$  を吸蔵する性質を持っている。その  $H_2O$  が再放出されると有機化合物に酸素を供給し、有機発光素子を劣化させる原因となるので、 $H_2O$  の吸蔵及び再放出を防ぐために、第 2 の層間絶縁膜 627 の上に窒化シリコンまたは酸化窒化シリコンから成る第 3 絶縁膜 620 を形成する。或いは、第 2 の層間絶縁膜 627 を省略して、第 3 絶縁膜 620 の一層のみでこの層を形成することも可能である。

20 【0103】有機発光素子 656 は第 3 絶縁膜 620 上に形成し、ITO（酸化インジウム・スズ）などの透明導電性材料で形成する陽極 621、正孔注入層、正孔輸送層、発光層などを有する有機化合物層 623、MgAg や LiF などのアルカリ金属またはアルカリ土類金属などの材料を用いて形成する陰極 624 とから成っている。有機化合物層 623 の詳細な構造は任意なものとするが、その一例は実施の形態 2 において図 5 で示されている。

30 【0104】有機化合物層 623 や陰極 624 はウエット処理（薬液によるエッチングや水洗などの処理）を行うことができないので、陽極 621 に合わせて、有機絶縁膜 619 上に感光性樹脂材料で形成される隔壁層 622 を設ける。隔壁層 622 は陽極 622 の端部を被覆するように形成する。具体的には、隔壁層 622 はネガ型のレジストを塗布し、ベーク後に 1 ~ 2  $\mu m$  程度の厚さとなるように形成する。その後、所定のパターンを設けたフォトマスクを用い紫外線を照射して露光する。透過率の悪いネガ型のレジスト材料を用いると、膜の厚さ方向で感光される割合が変化し、これを現像すると隔壁層の形態は、上部が基板表面と平行な方向に突出する形状（いわゆるオーバーハング形状）とすることができる。勿論、このような隔壁層は、感光性のポリイミドなどを用いて形成することも可能である。

40 【0105】陰極 624 は、仕事関数の小さいマグネシウム (Mg)、リチウム (Li) 若しくはカルシウム (Ca) を含む材料を用いる。好ましくは MgAg (Mg と Ag を Mg : Ag = 10 : 1 で混合した材料) である電極を用いれば良い。他にも MgAgAl 電極、LiAl 電極、また、LiFAl 電極が挙げられる。さらにその上層には、窒化シリコンまたは、DLC 膜で第 4 絶

縁膜 6 2 5 を 2 ~ 3 0 nm、好ましくは 5 ~ 1 0 nm の厚さで形成する。D L C 膜はプラズマ C V D 法で形成可能であり、1 0 0 ° C 以下の温度で形成しても、被覆性良く隔壁層 6 2 2 の端部を覆って形成することができる。D L C 膜の内部応力は、酸素や窒素を微量に混入させることで緩和することが可能であり、保護膜として用いることが可能である。そして、D L C 膜は酸素をはじめ、C O、C O<sub>2</sub>、H<sub>2</sub> O などのガスバリア性が高いことが知られている。第 4 絶縁膜 6 2 5 は、陰極 6 2 4 を形成した後、大気解放しないで連続的に形成することが望ましい。陰極 6 2 4 と有機化合物層 6 2 3 との界面状態は有機発光素子の発光効率に大きく影響するからである。

【0 1 0 6】このように、隔壁層 6 2 2 に接することなく有機化合物層 6 2 3、陰極層 6 2 4 を形成し有機発光素子を形成することで熱応力によるクラックの発生を防ぐことが可能となる。また、有機発光素子 6 5 6 は酸素や H<sub>2</sub> O を最も嫌うため、それをブロッキングするために窒化シリコンまたは酸化窒化シリコン及び D L C 膜 6 2 5 が形成されている。また、これらは有機発光素子 6 5 6 が有するアルカリ金属元素を外に出さないための機能も有している。

【0 1 0 7】図 1 3 ではスイッチング用 T F T 6 5 4 をマルチゲート構造とし、電流制御用 T F T 6 5 5 にはゲート電極とオーバーラップする低濃度ドレイン (L D D) を設けている。多結晶シリコンを用いた T F T は、高い動作速度を示すが故にホットキャリア注入などの劣化も起こりやすい。そのため、図 6 のように、画素内において機能に応じて構造の異なる T F T (オフ電流の十分に低いスイッチング用 T F T と、ホットキャリア注入に強い電流制御用 T F T) を形成することは、高い信頼性を有し、且つ、良好な画像表示が可能な (動作性能の高い) 表示装置を作製する上で非常に有効である。

【0 1 0 8】図 1 3 で示すように、T F T 6 5 4、6 5 5 を形成する半導体膜の下層側 (基板 6 0 1 側) には、第 1 絶縁膜 6 0 2 が形成されている。その反対の上層側には第 2 絶縁膜 6 1 8 が形成されている。一方、有機発光素子 6 5 6 の下層側には第 3 絶縁膜 6 2 0 が形成されている。上層側には第 4 絶縁膜 6 2 5 が形成される。そして、その両者の間には有機絶縁膜 6 1 9 が形成され、一体化されている。T F T 6 5 4、6 5 5 が最も嫌うナトリウムなどのアルカリ金属は、汚染源として基板 6 0 1 や有機発光素子 6 5 6 が考えられるが、第 1 絶縁膜 6 0 2 と第 2 絶縁膜 6 1 8 で囲むことによりブロッキングしている。一方、有機発光素子 6 5 6 は酸素や H<sub>2</sub> O を最も嫌うため、それをブロッキングするために第 3 絶縁膜 6 2 0、第 4 絶縁膜 6 2 5 が形成されている。これらは有機発光素子 6 5 6 が有するアルカリ金属元素を外に出さないための機能も有している。

【0 1 0 9】図 1 3 で示すような構造の有機発光装置において、効率的な作製方法の一例は、第 3 絶縁膜 6 2

0、I T O に代表される透明導電膜で作製される陽極 6 2 1 をスパッタリング法により連続成膜する工程を採用できる。有機絶縁膜 6 1 9 の表面に著しいダメージを与えることなく、緻密な窒化シリコン膜または酸化窒化シリコン膜を形成するにはスパッタリング法は適している。

【0 1 1 0】以上のように、T F T と有機発光装置を組み合わせて画素部を形成し、発光装置を完成させることができる。このような発光装置は T F T を用いて駆動回路を同一基板上に形成することもできる。図 1 3 で示すように、T F T の主要構成要素である半導体膜、ゲート絶縁膜及びゲート電極は、その下層側及び上層側を窒化シリコンまたは酸化窒化シリコンから成るブロッキング層と保護膜により囲むことにより、アルカリ金属や有機物の汚染を防ぐ構造を有している。一方有機発光素子はアルカリ金属を一部に含み、窒化シリコンまたは酸化窒化シリコンから成る保護膜と、窒化シリコンまたは炭素を主成分とする絶縁膜から成るガスバリア層とで囲まれ、外部から酸素や H<sub>2</sub> O が浸入することを防ぐ構造を有している。

【0 1 1 1】このように、本発明は不純物に対する特性の異なる素子を組合せ、お互いが干渉することなく発光装置を完成させることができる。さらに応力による影響を排除して信頼性を向上させることができる。

【0 1 1 2】[実施例 5]触媒作用のある金属元素を結晶化後の半導体膜から除去する能力は、ゲッタリングの加熱温度や時間の他に、当該半導体膜の結晶化率 (被膜の体積又は面積当たりに占める結晶化領域の割合) に依存する。

【0 1 1 3】非晶質シリコン膜にニッケルを添加して加熱時間を変化させて結晶化率が異なる試料を作製した。具体的には、G R T A 法により加熱処理温度を 6 5 0 ° C (昇温時間 3 分 3 0 秒) として、加熱時間を変えて作製した試料の結晶化率の一例を図 1 7 と図 1 8 に示す。図 1 7 は非晶質領域と結晶化領域とで光透過率が異なることを利用して光学顕微鏡で観察し、その面積比率を結晶化率としてプロットした結果を示している。図 1 8 はラマン分光スペクトルから求めた T O (a - S i : 4 8 0 cm<sup>-1</sup>) と T O (c - S i : 5 2 0 cm<sup>-1</sup> 付近) のピーク強度比を熱処理時間に対しプロットした結果である。結晶化率はおよそ 9 5 ~ 9 9 . 9 % の範囲で変化している。

【0 1 1 4】ゲッタリングはレーザー光 (X e C l エキシマレーザー、4 8 0 m J / c m<sup>2</sup>) を照射した後に行った。レーザー光の照射により結晶化率はほぼ 1 0 0 % となっている。この状態で、6 2 5 ° C と 6 5 0 ° C (各昇温時間 3 分 3 0 秒) で 3 分間のゲッタリング処理をした場合の残留ニッケル濃度について調べた。ニッケル濃度は T X R F (Total Reflection X-Ray Fluorescence: 全反射蛍光 X 線分光) により測定した。図 1 9 は 6 2 5 ° C でゲッタリングした結果であり、結晶化率が高いと残留ニッケ



ル濃度はバラツキが大きくしかも高くなっている。一方、図 20 に示すように 650℃ でゲッターリングした場合には相関は見られない。

【0115】レーザー光の照射前の結晶化率に依存して、その値が非常に高い場合において残留ニッケル濃度が増加するのは、結晶粒界にシリサイド化したニッケルが析出しその析出量が増加してニッケル又はニッケルシリサイドの析出物が大きくなる為であると考えられる。ゲッターリング時の温度が低下するとゲッターリングサイトにニッケルが移動しにくくなることを示している。従って、ゲッターリングにおける処理条件の許容範囲を広げるという観点からは、結晶化率を規定することが望ましく、95～99%程度とすると良いことが解る。

【0116】[実施例 6]触媒作用のある金属元素を結晶化後のシリコン膜から除去できる度合いは、ゲッターリングの加熱温度や時間の他に、当該半導体膜の結晶化率（被膜の体積又は面積当たりに占める結晶化領域の割合）に依存する。本実施例ではゲッターリング特性に関し、レーザー照射条件依存性についての一例を示す。

【0117】図 21 は、結晶化を促進する金属元素として添加したニッケルの濃度分布を、二次イオン質量分析法により測定した結果を示している。試料であるシリコン膜は、ニッケルを添加して加熱処理により結晶化させた後、レーザー光のエネルギー密度を変えて照射したものである。レーザー光はパルス発振 XeCl エキシマレーザー（波長 308nm）を光源とし、繰り返し周波数 30Hz で、同じ領域を 12 回繰り返し照射処理してある。エネルギー密度は、標準条件である 480mJ/cm<sup>2</sup> に対し、380mJ/cm<sup>2</sup> と 550mJ/cm<sup>2</sup> の場合について比較してある。

【0118】図 21 では結晶化したシリコン膜におけるニッケルの深さ方向分布について示している。ニッケルはレーザー光のエネルギー密度が増加するに従い、当該シリコン膜の表面に偏析することが分かる。これはレーザー光の照射によりシリコン膜が熔融し、下地側（基板側）から凝固し、固液界面が表面に向かって移動するためである。即ち、固溶度が高い液体中にニッケルが偏析するため、最後に凝固する表面においてその濃度が高くなると理解することができる。図 22 は、レーザー光のエネルギー密度を 240～550mJ/cm<sup>2</sup> まで変化させて、結晶化したシリコン膜の表面におけるニッケル濃度を TXRF にて測定した結果を示している。図 22 において、表面におけるニッケル濃度が増加するのは 360mJ/cm<sup>2</sup> 以上である。

【0119】このように、エネルギー密度 360mJ/cm<sup>2</sup> が臨界点となっているが、図 23 で示すようにラマン分光スペクトルにおける結晶シリコンのラマンシフトが急激に減少する点でもある。図 22 と図 23 のデータは、エネルギー密度 360mJ/cm<sup>2</sup> 以上でシリコン膜が熔融状態を経て結晶化していることを示している。

【0120】結晶粒界付近の高分解能透過電子顕微鏡写真を図 24 に、電子線回折像を図 25 に示す。これは 480mJ/cm<sup>2</sup> のレーザー光を照射した後の試料である。図 24 においてはニッケルシリサイドの格子像を確認することができる。図 25 の電子線回折像から得られた結晶の面間距離を表 1 に示す。表 1 によれば粒界に観測されるニッケルシリサイドは Ni<sub>3</sub>Si<sub>2</sub> ではなく Ni<sub>3</sub>Si<sub>2</sub>、若しくは Ni<sub>3</sub>Si<sub>2</sub> であると考えられる。レーザー光の照射により熔融したニッケルは過冷却により、Ni<sub>3</sub>Si<sub>2</sub> や Ni<sub>3</sub>Si<sub>2</sub> の状態で粒界に凍結したとみることができる。これは粒界に存在していた Ni<sub>3</sub>Si<sub>2</sub> がレーザーのエネルギーにより Ni<sub>3</sub>Si<sub>2</sub> や Ni<sub>3</sub>Si<sub>2</sub> に変化したものと推定される。Ni<sub>3</sub>Si<sub>2</sub> や Ni<sub>3</sub>Si<sub>2</sub> は熱的に安定な温度が低いので、これらのシリサイドからはニッケルが放出されやすいと考えることができる。

【0121】

【表 1】

面間距離	該当結晶
2.677 Å	Ni <sub>3</sub> Si <sub>2</sub> (420)=2.6637 Å
	Ni <sub>3</sub> Si <sub>2</sub> (330)=2.700 Å
	Ni <sub>3</sub> Si <sub>2</sub> (122)=2.68 Å
3.08 Å	Si(111)
1.24 Å	Si(331)

【0122】[実施例 7]本発明を用いることにより様々な半導体装置を製造することができる。その様な半導体装置として、ビデオカメラ、デジタルカメラ、ゴーグル型表示装置（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポ等）、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置などが挙げられる。それら半導体装置の具体例を図 15 および図 16 に示す。

【0123】図 15 (A) はデスクトップ型パーソナルコンピュータなどのモニターであり、筐体 3301、支持台 3302、表示部 3303 などから成っている。本発明を用いることにより、表示部 3303 やその他集積回路を製造することができる。

【0124】図 15 (B) はビデオカメラであり、本体 3311、表示部 3312、音声入力部 3313、操作スイッチ 3314、バッテリー 3315、受像部 3316 等を含む。本発明を用いることにより、表示部 3312 やその他集積回路を製造することができる。

【0125】図 15 (C) はヘッドマウント EL ディスプレイの一部（右片側）であり、本体 3321、信号ケーブル 3322、頭部固定バンド 3323、投影部 3324、光学系 3325、表示部 3326 等を含む。本発明を用いることにより、表示部 3326 やその他集積回路を製造することができる。

【0126】図15(D)は記録媒体を備えた画像再生装置(具体的にはDVD再生装置)であり、本体3331、記録媒体(DVD等)3332、操作スイッチ3333、表示部(a)3334、表示部(b)3335などから成っている。表示部(a)3334は主として画像情報を表示し、表示部(b)3335は主として文字情報を表示するが、本発明を用いることにより、表示部(a)3334、表示部(b)3335やその他集積回路を製造することができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。

【0127】図15(E)はゴーグル型表示装置(ヘッドマウントディスプレイ)であり、本体3341、表示部3342、アーム部3343を含む。本発明を用いることにより、表示部3342やその他集積回路を製造することができる。

【0128】図15(F)はノート型パーソナルコンピュータであり、本体3351、筐体3352、表示部3353、キーボード3354等を含む。本発明を用いることにより、表示部3353やその他集積回路を製造することができる。

【0129】図16(A)は携帯電話であり、本体3401、音声出力部3402、音声入力部3403、表示部3404、操作スイッチ3405、アンテナ3406を含む。本発明を用いることにより、表示部3404やその他集積回路を製造することができる。

【0130】図16(B)は音響再生装置、具体的にはカーオーディオであり、本体3411、表示部3412、操作スイッチ3413、3414を含む。本発明の発光装置は表示部3412にて用いることが出来る。また、本実施例では車載用オーディオを示すが、携帯型や家庭用の音響再生装置に用いても良い。

【0131】図16(C)はデジタルカメラであり、本体3501、表示部(A)3502、接眼部3503、操作スイッチ3504、表示部(B)3505、バッテリー3506を含む。本発明を用いることにより、表示部(A)3502表示部(B)3505やその他集積回路を製造することができる。

【0132】以上の様に、本発明の適用範囲は極めて広く、様々な電子装置に適用することが可能である。また、本実施例の電子装置は実施例1~5のどのような組み合わせからなる構成を用いても実現することができる。

【0133】

【発明の効果】本発明を用いることで、結晶化を助長する触媒元素を用いて得た結晶構造を有する半導体膜から、触媒元素を効率的に除去または低減することができる。また、この処理はガラス基板が歪んで変形してしまう温度以下で行うことができるという特徴を有している。

【0134】また、ゲッターリングを行うために半導体膜

に添加する希ガス元素は、半導体膜中で不活性であるため、例えばTFTのしきい値電圧を変動させるなどの悪影響がない。また、イオン注入法またはイオンドープ法で添加する希ガス元素は、高純度で何らバランスガスを含まない状態で供給可能であるので、ドーピングに要する時間が少なく済み、半導体装置の生産性の向上を向上させることができる。

【0135】さらに、本発明により作製される結晶構造を有する半導体膜は、触媒元素の効果により結晶性に優れ、かつ、ゲッターリングによりその触媒元素が除去又は低減されている。そのために、半導体装置の活性層として用いた場合、優れた電気的特性と高い信頼性を兼ね備えた半導体装置を得ることができる。

【図面の簡単な説明】

【図1】 本発明の半導体装置の作製工程を説明する断面図。

【図2】 本発明の半導体装置の作製工程を説明する断面図。

【図3】 本発明の半導体装置の作製工程を説明する断面図。

【図4】 本発明を用いて作製される反射型表示装置に対応するアクティブマトリクス基板の作製工程を説明する断面図。

【図5】 本発明を用いて作製される反射型表示装置に対応するアクティブマトリクス基板の作製工程を説明する断面図。

【図6】 本発明を用いて作製される反射型表示装置に対応するアクティブマトリクス基板の作製工程を説明する断面図。

【図7】 本発明を用いて作製される反射型表示装置に対応するアクティブマトリクス基板の作製工程を説明する断面図。

【図8】 本発明を用いて作製される反射型表示装置に対応するアクティブマトリクス基板の画素部の構成を説明する上面図。

【図9】 本発明を用いて作製される透過型表示装置に対応するアクティブマトリクス基板の画素部の構成を説明する断面図。

【図10】 アクティブマトリクス基板の外観を説明する上面図。

【図11】 本発明の半導体装置の作製工程を説明する断面図。

【図12】 本発明を用いて作製される液晶表示装置の構成を説明する断面図。

【図13】 本発明を用いて作製される発光装置の構成を説明する断面図。

【図14】 本発明の半導体装置の作製工程を説明する断面図。

【図15】 半導体装置の一例を示す図。

【図16】 半導体装置の一例を示す図。

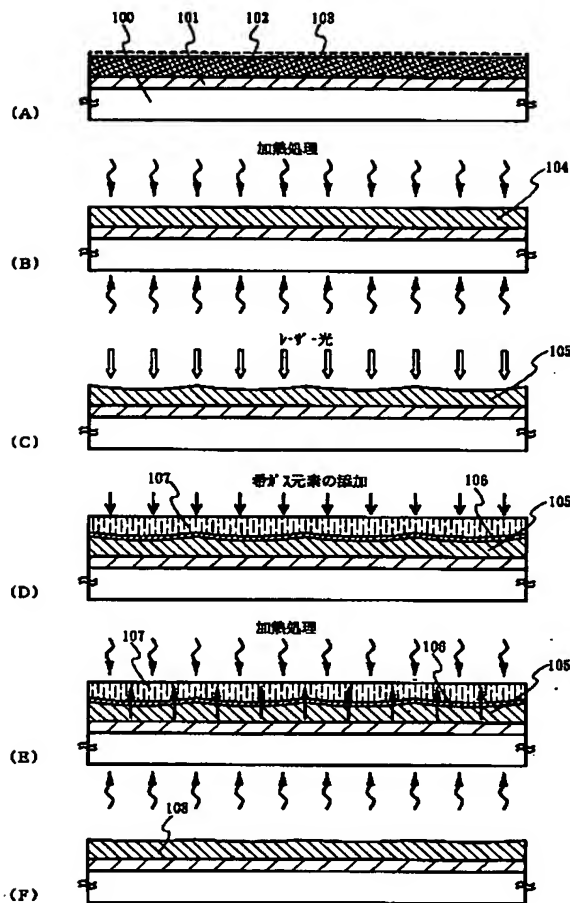
【図 17】 GRTA法による熱処理時間と結晶化率の関係を示すグラフ。

・ 【図 18】 ラマン分光スペクトルから求めたTO ( $a-Si: 480cm^{-1}$ ) とTO ( $c-Si: 520cm^{-1}$  付近) のピーク強度比の熱処理時間依存性を示すグラフ。

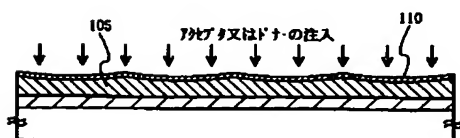
【図 19】 結晶化率とゲッタリング後の残留ニッケル濃度の関係を示すグラフ (ゲッタリング時の温度  $625^{\circ}C$ ) 。

【図 20】 結晶化率とゲッタリング後の残留ニッケル濃度の関係を示すグラフ (ゲッタリング時の温度  $650^{\circ}C$ ) 。

【図 1】



【図 3】



【図 21】 二次イオン質量分析法による半導体膜中のニッケル濃度の分布を示すグラフであり、レーザー光の照射前後の分布を示している。

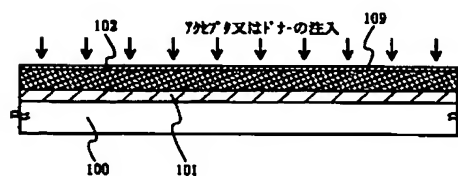
【図 22】 半導体膜表面のニッケル濃度分布を示し、レーザー光の照射エネルギー依存性を示すグラフ。

【図 23】 半導体膜のラマンシフトを示し、レーザー光の照射エネルギー依存性を示すグラフ。

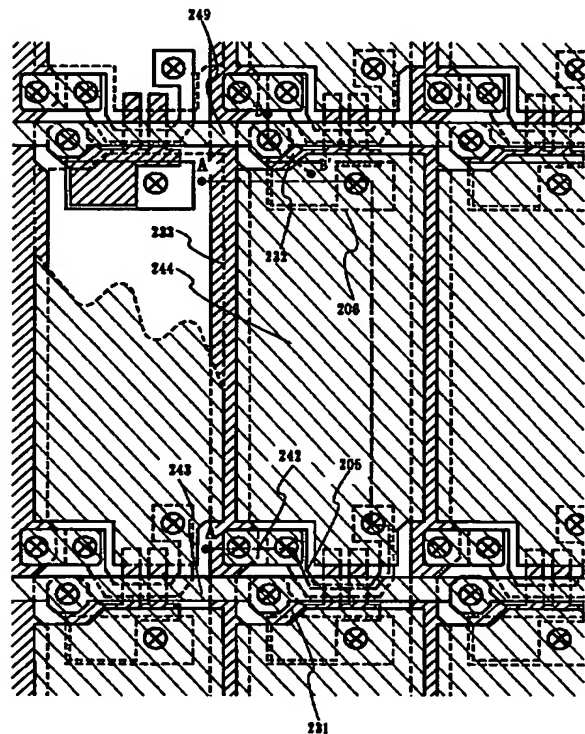
【図 24】 結晶粒界付近の高分解能透過電子顕微鏡写真。

【図 25】 結晶粒界付近の特定点における電子線回折像。

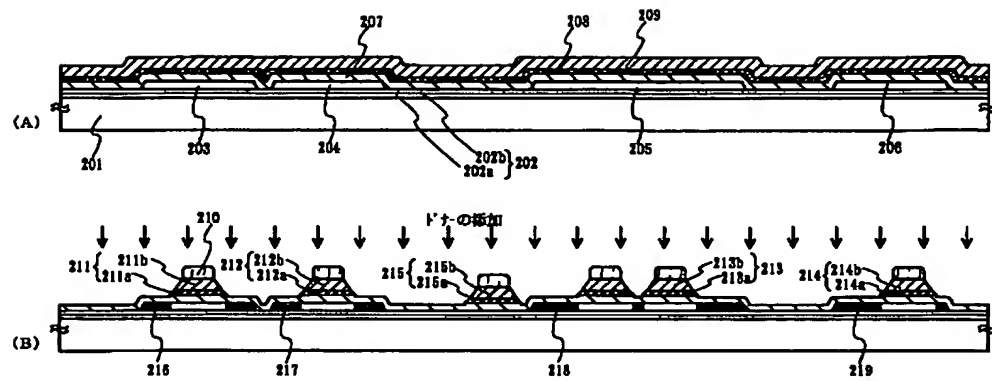
【図 2】



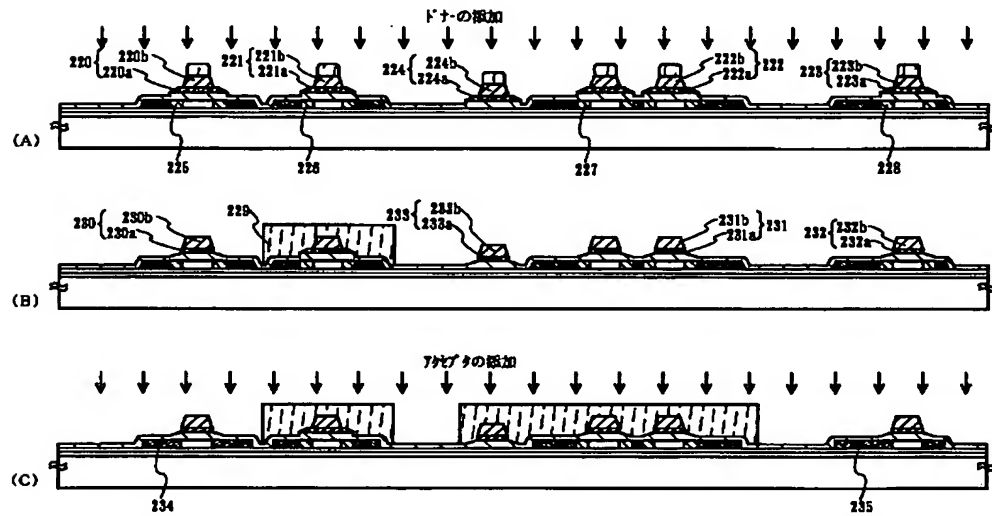
【図 8】



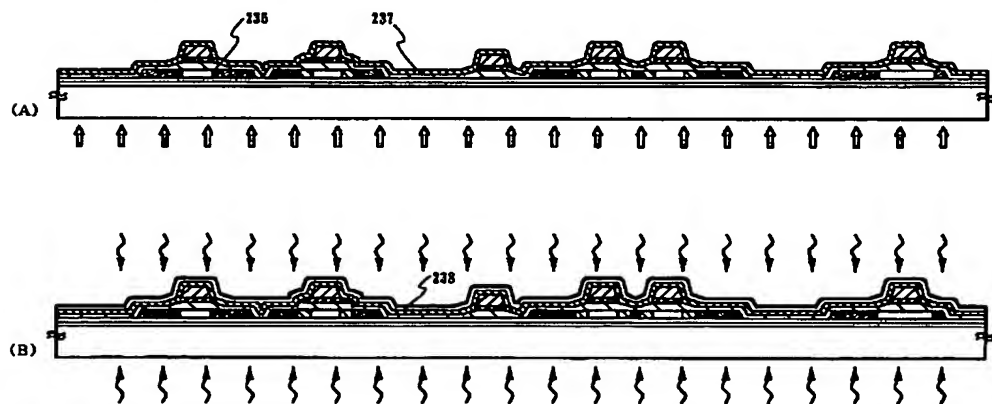
【図 4】



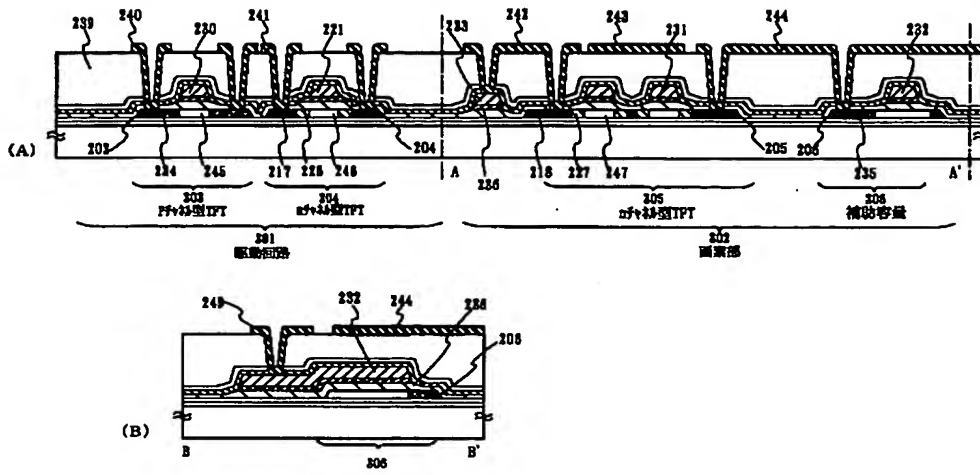
【図 5】



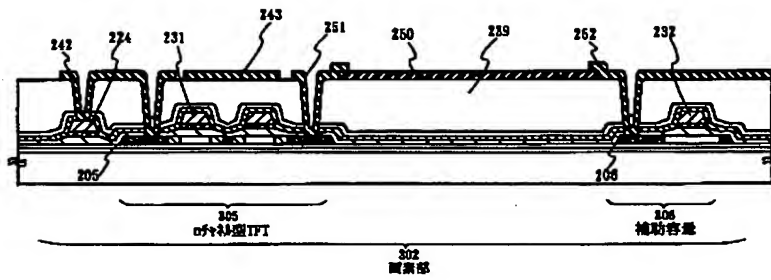
【図 6】



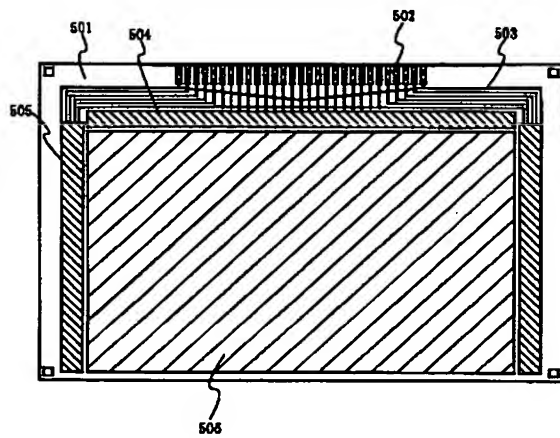
【図 7】



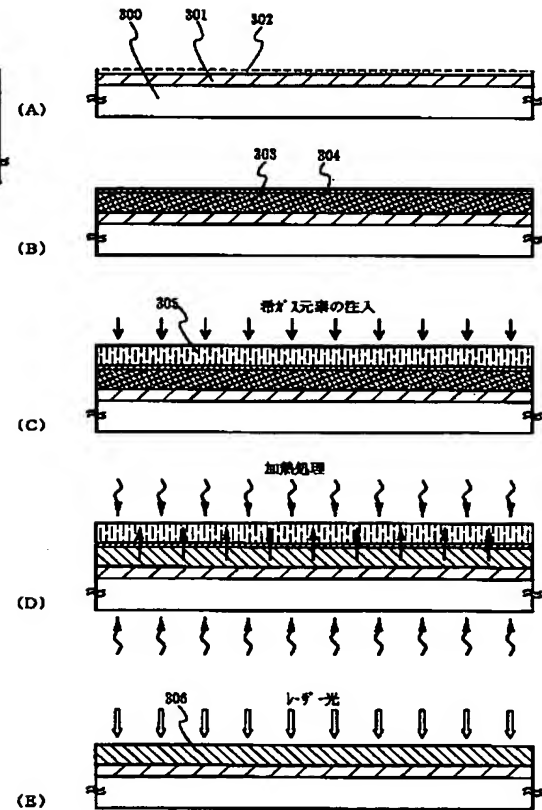
【図 9】



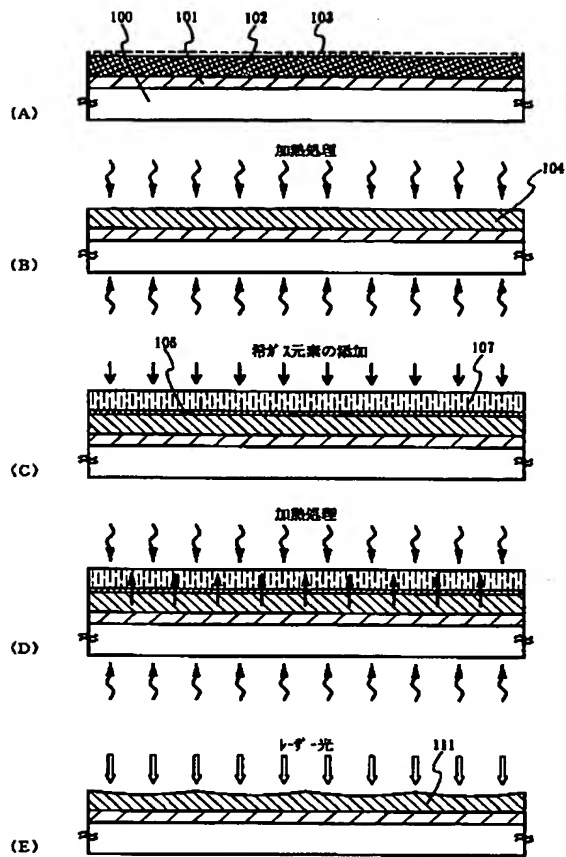
【図 10】



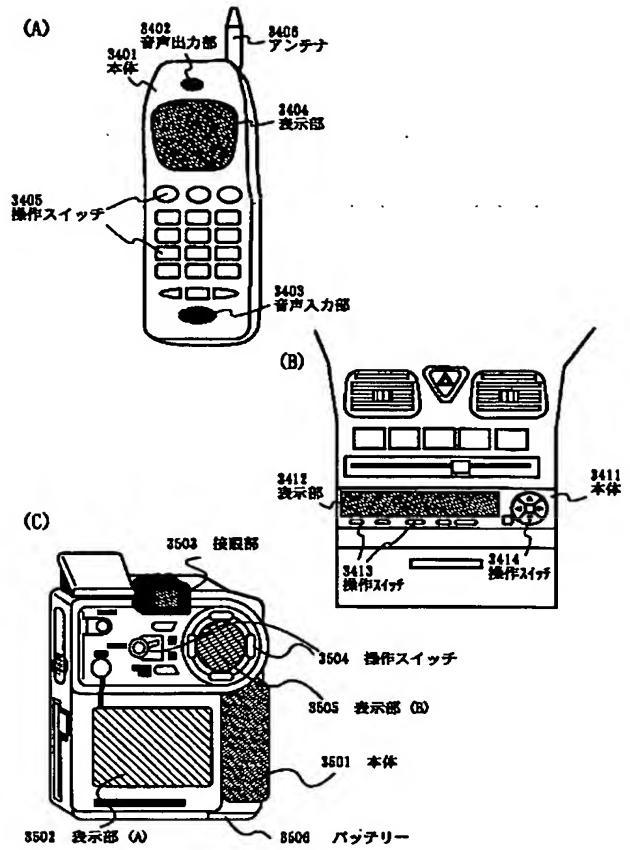
【図 14】



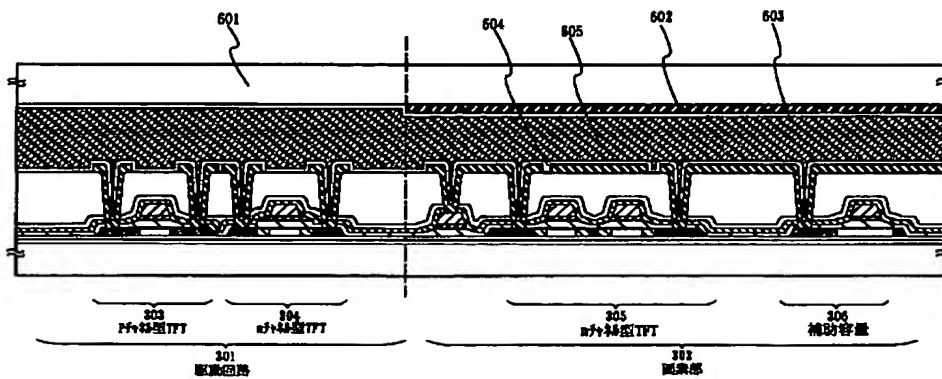
【図 11】



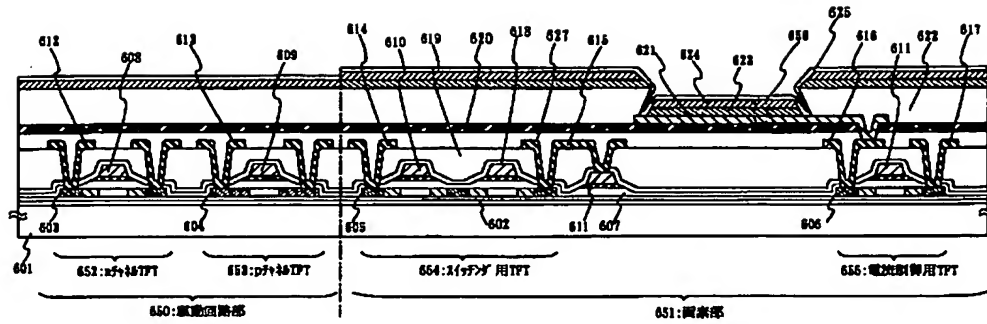
【図 16】



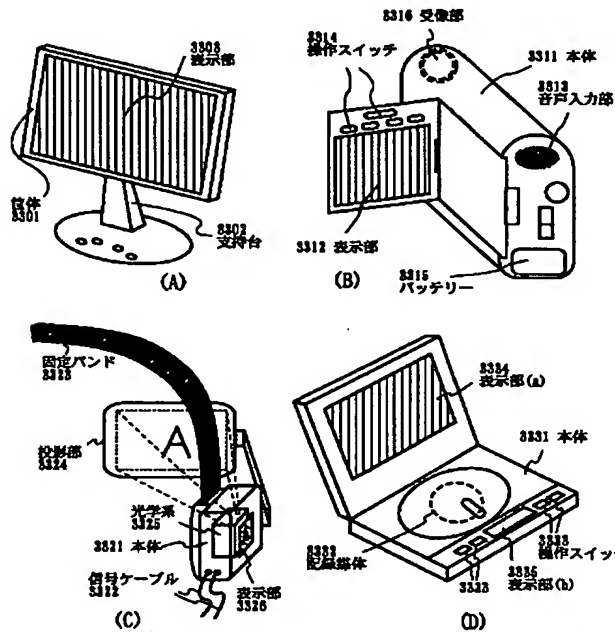
【図 12】



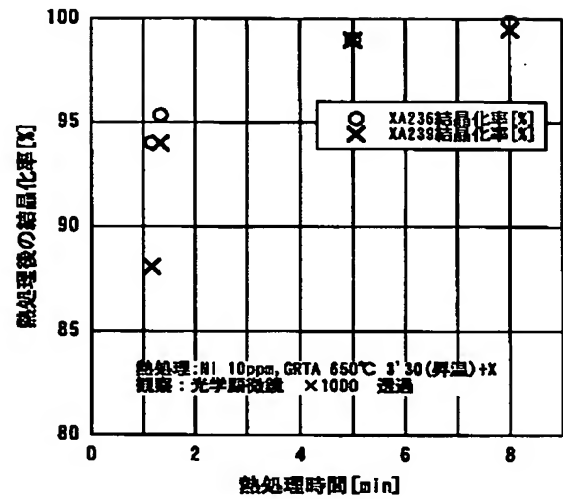
【図 13】



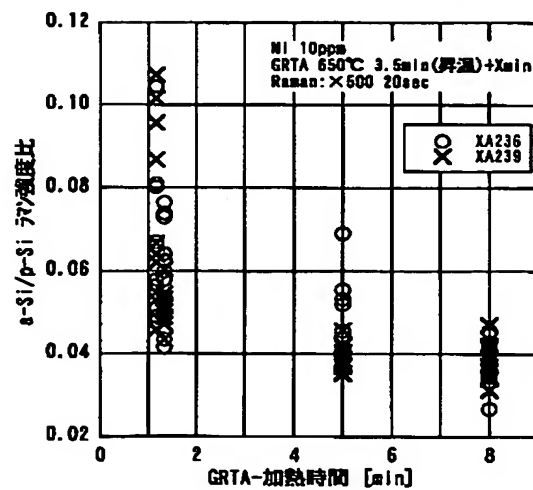
【図 15】



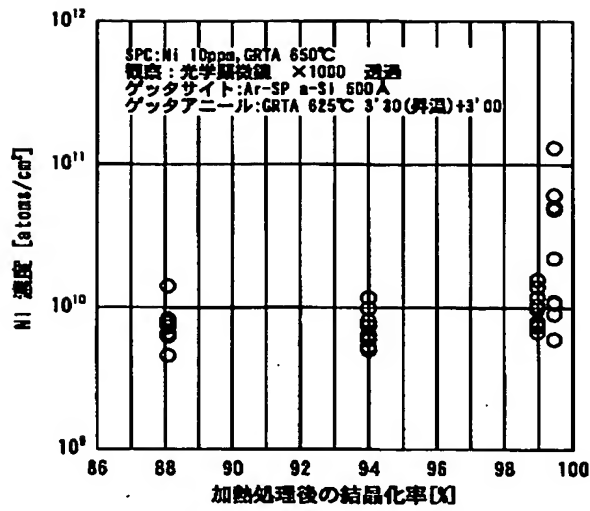
【図 17】



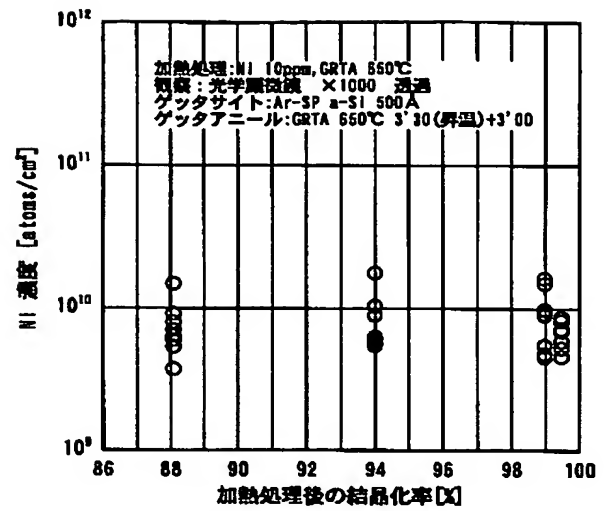
【図 18】



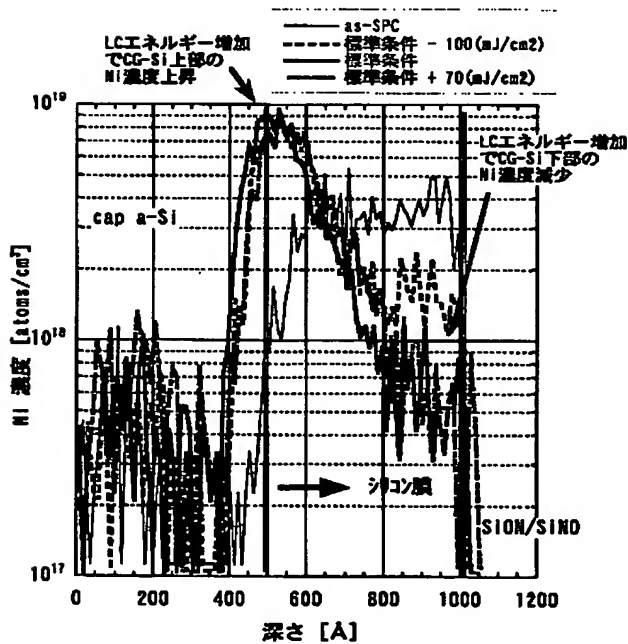
【図 19】



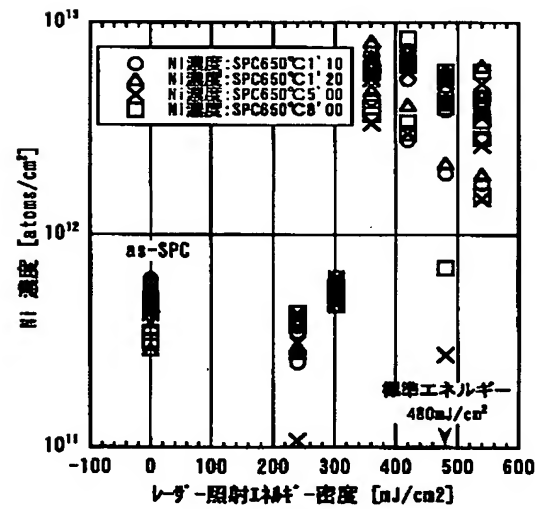
【図 20】



【図 21】

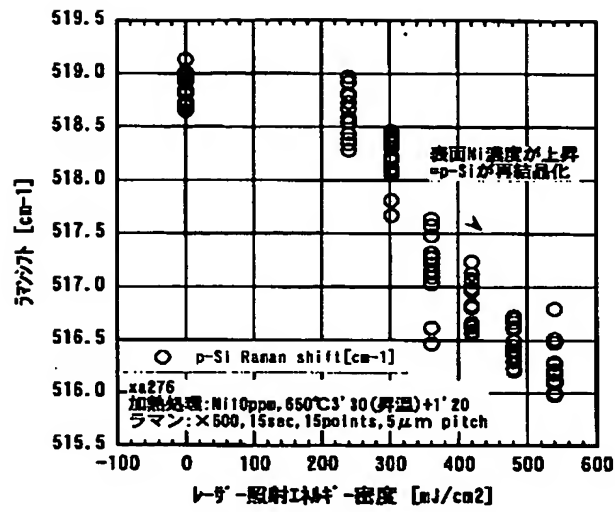


【図 22】

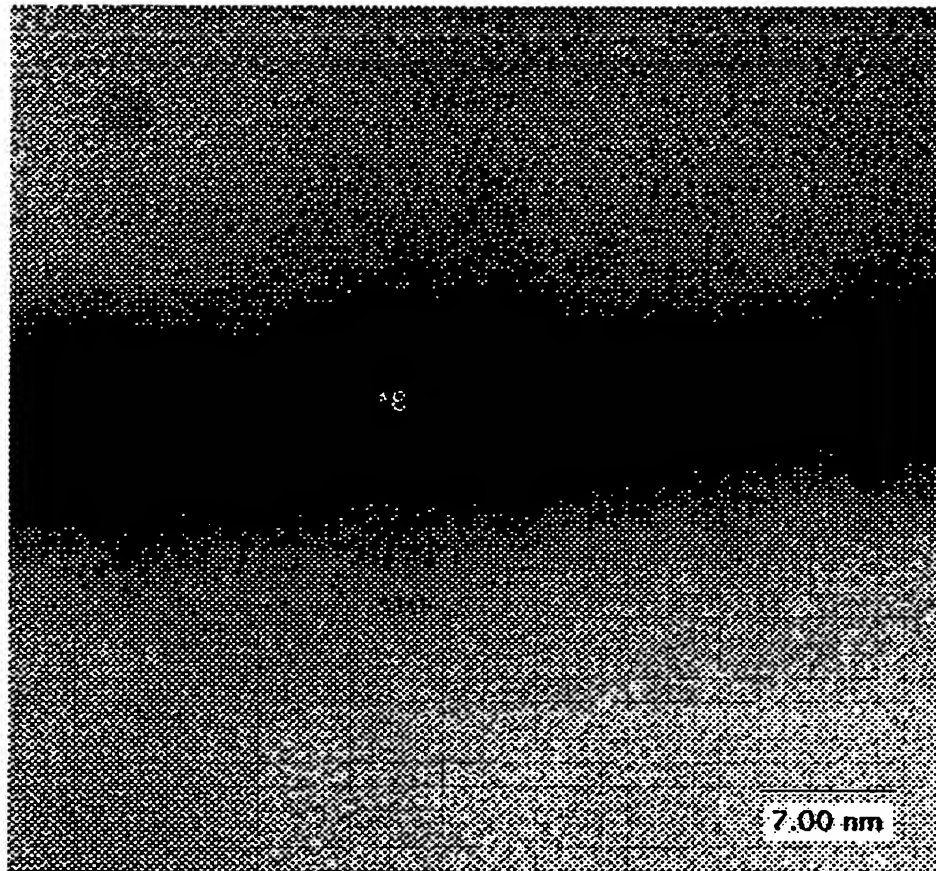




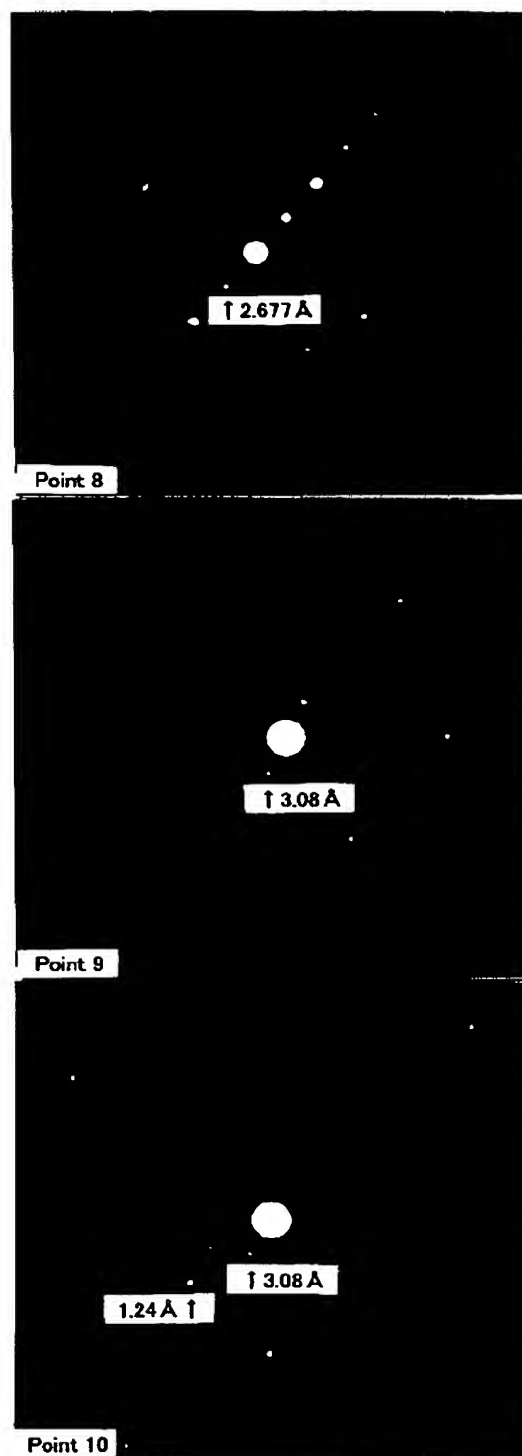
【図 23】



【図 24】



【図 25】



フロントページの続き

(51) Int. Cl. <sup>7</sup>	識別記号	F I	627	G	テーマコード (参考)
----------------------------	------	-----	-----	---	-------------

(72) 発明者 大沼 英人  
 神奈川県厚木市長谷398番地 株式会社半  
 導体エネルギー研究所内

Fターム(参考) 2H092 GA59 HA03 HA04 HA05 JA24  
 JA28 JA34 JA37 JA41 JA46  
 JB07 JB54 JB56 JB61 KA04  
 KA07 KA08 KA10 KA12 KB25  
 MA02 MA04 MA07 MA08 MA10  
 MA12 MA18 MA22 MA27 MA28  
 MA29 MA30 MA37 NA07 NA21  
 NA27 NA29  
 5F052 AA02 AA11 AA17 AA24 BA02  
 BB02 BB07 DA02 DA03 DB02  
 DB03 DB07 EA16 FA06 FA19  
 HA06 JA01 JA09  
 5F110 AA06 AA16 BB02 BB04 CC02  
 DD01 DD02 DD03 DD05 DD13  
 DD14 DD15 DD17 EE01 EE02  
 EE03 EE04 EE06 EE09 EE14  
 EE23 EE28 EE37 FF02 FF09  
 FF12 FF28 FF30 GG01 GG02  
 GG13 GG16 GG25 GG32 GG33  
 GG34 GG43 GG45 GG47 GG51  
 GG52 GG58 HJ01 HJ04 HJ12  
 HJ13 HJ23 HL03 HL04 HL06  
 HL07 HL11 HM15 HM18 HM19  
 NN03 NN04 NN22 NN23 NN24  
 NN27 NN34 NN35 NN44 NN72  
 NN73 NN78 PP01 PP02 PP03  
 PP04 PP05 PP06 PP10 PP13  
 PP29 PP34 PP35 QQ04 QQ11  
 QQ23 QQ28